



HK32M07x 数据手册

版本：1.5

发布日期：2025-10-23

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32M07x 系列芯片的功能框图、存储器映射、外设接口、电气特性、引脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32M07x 系列芯片。

修订记录

版本	日期	修订内容
0.99	2025/01/03	Alpha 版本发布
1.0	2025/02/21	官网首次发布
1.1	2025/02/27	新添“4.2.18 串行外设接口（SPI）特性”小节。
1.2	2025/03/07	1. 更新的章节“6.6 各封装的引脚定义”：删除了 PB10、PB11 和 PB12 的 ADC_IP_XXX 的管脚功能。 2. 更新了章节“6.7 引脚复用（AF）功能表”：修改了表中的 PA12、PA13、PB0 和 PB1 引脚的 AF3 功能，删除了 PB10 和 PB11 的 AF7 功能。
1.3	2025/06/10	1. 更新了“表 4-15 IO 输入引脚直流特性”中 V_{hys} 的值。 2. 更新了“表 4-22 SPI 特性”。
1.4	2025/09/29	1. 删除了“2.1 产品特性”中 ADC 双采保的描述。 2. 在“4.2.18 串行外设接口（SPI）特性”一节，添加了 SPI 时序图。 3. 在“表 6-1 各封装的引脚定义”中，删除了 PA6 和 PA7 的 5V-FT 功能。
1.5	2025/10/23	1. 更新了“3.6 低功耗模式”中：停机模式时，增加了“HSI 也被关闭”的描述。 2. 更新了“表 3-3 UART 特性”：增加了 UART 支持“LIN 模式”的描述。 3. 更新了“表 4-17 IO 输出交流特性”：增加了表下“设计保证”的说明。 4. 更新了“表 4-22 SPI 特性”：修改参数“ $DuCy_{(SCK)}$ ”的单位为“%”，删除了数值中的“%”。 5. 更新了“图 5-1 电源框图”中的电源的描述格式“VDD”为“ V_{DD} ”，“VDDA”为“ V_{DDA} ”等。

目录

1 简介	1
2 产品概述.....	2
2.1 产品特性.....	2
2.2 器件一览表.....	5
3 功能介绍.....	7
3.1 结构框图.....	7
3.2 存储器映射.....	8
3.3 存储器.....	8
3.3.1 Flash	8
3.3.2 内置 SRAM.....	8
3.4 供电方案.....	8
3.5 电源监控器.....	9
3.6 低功耗模式.....	9
3.7 复位	9
3.7.1 系统复位.....	9
3.7.2 电源复位.....	10
3.8 时钟和时钟树.....	10
3.9 系统配置控制器（SYSCFG）	11
3.10 通用 I/O（GPIO）	11
3.11 中断与事件.....	11
3.11.1 NVIC.....	11
3.11.2 EXTI.....	11
3.12 定时器	11
3.12.1 高级定时器（ATU）	12
3.12.2 通用定时器（UTU）	12
3.12.3 霍尔定时器（HTU）	13
3.12.4 SysTick 定时器	13
3.13 独立看门狗（IWDG）	14
3.14 窗口看门狗（WWDG）	14
3.15 模拟数字转换器（ADC）	14

3.15.1 内部参考电压 (V_{REFINT})	14
3.15.2 VREFP 内部供电电压	14
3.15.3 温度传感器 (TS)	14
3.16 电压分压器 (VDIV)	15
3.17 可编程运算放大器 (PGA)	15
3.18 电压比较器 (CMP)	15
3.19 除法和开方计算单元 (DVSQ)	16
3.20 I2C 总线	16
3.21 通用异步收发器 (UART)	16
3.22 串行外设接口 (SPI)	17
3.23 调试接口 (DBG)	17
3.24 96 位 UID.....	17
4 电气性能指标.....	18
4.1 最大绝对额定值.....	18
4.1.1 极限电压特性.....	18
4.1.2 极限电流特性.....	18
4.1.3 极限温度特性.....	19
4.2 工作参数.....	19
4.2.1 推荐工作条件.....	19
4.2.2 上/下电速度工作条件	19
4.2.3 可编程电压检测器 (PVD) 特性.....	19
4.2.4 欠压复位 (BOR) 特性.....	20
4.2.5 上电/下电复位 (POR/PDR) 特性.....	22
4.2.6 内部参考电压特性.....	22
4.2.7 工作电流特性.....	22
4.2.8 内部高速 (HSI) 时钟特性	23
4.2.9 内部低速 (LSI) 时钟特性	24
4.2.10 GPIO 输入时钟特性	24
4.2.11 Flash 存储器特性	24
4.2.12 IO 输入引脚特性.....	25
4.2.13 IO 输出引脚特性.....	25

4.2.14 NRST 复位管脚特性	26
4.2.15 高级定时器 (ATU) 特性	27
4.2.16 通用定时器 (UTU) 特性.....	27
4.2.17 霍尔定时器 (HTU) 特性.....	28
4.2.18 串行外设接口 (SPI) 特性.....	28
4.2.19 模拟数字转换器 (ADC) 特性.....	30
4.2.20 VREFP 内部供电电压特性	33
4.2.21 电压分压器 (VDIV) 特性.....	33
4.2.22 温度传感器 (TS) 特性.....	34
4.2.23 电压比较器 (CMP) 特性.....	34
4.2.24 运算放大器 (PGA) 特性.....	34
5 典型电路.....	39
5.1 电源供电.....	39
5.2 典型应用电路.....	40
6 引脚定义.....	41
6.1 QFN32 封装	41
6.2 QFN28 封装	42
6.3 TSSOP28 封装	43
6.4 TSSOP20 封装	44
6.5 QFN20 封装	45
6.6 各封装的引脚定义.....	45
6.7 引脚复用 (AF) 功能表.....	48
7 封装参数.....	50
7.1 封装尺寸.....	50
7.1.1 QFN32 封装.....	50
7.1.2 QFN28 封装.....	51
7.1.3 TSSOP28 封装	52
7.1.4 TSSOP20 封装	54
7.1.5 QFN20 封装.....	55
7.2 丝印信息.....	56
7.2.1 QFN32 5*5 封装丝印.....	56

7.2.2 QFN28 4*4 封装丝印.....	57
7.2.3 TSSOP28 封装丝印	57
7.2.4 TSSOP20 封装丝印	57
7.2.5 QFN20 4*4 封装丝印.....	57
8 订货信息.....	58
8.1 订货代码.....	58
8.2 订货包装.....	58
9 缩略语与术语.....	60
9.1 缩略语.....	60
9.2 术语	60
10 重要提示	61

1 简介

本文档为 HK32M07x 系列芯片的数据手册。HK32M07x 系列芯片是由深圳市航顺芯片技术研发有限公司研发的电机专用型 MCU 芯片，包括以下型号：

- HK32M070K6U7（QFN32 封装）
- HK32M070G6U7（QFN28 封装）
- HK32M070G6P7（TSSOP28 封装）
- HK32M070F6U7（QFN20 封装）
- HK32M070F6P7（TSSOP20 封装）

用户可以查看《HK32M07x 用户手册》，进一步了解该系列芯片的功能。

2 产品概述

HK32M07x 系列是一款使用 ARM® Cortex®-M0 内核的电机驱动专用芯片,最高工作频率可达 64MHz,内置 32Kbyte Flash 和 4Kbyte SRAM。

HK32M07x 内置 1 个 16 位高级定时器、1 个 32 位通用定时器、1 个 16 位通用定时器和 1 个 24 位霍尔传感器专用定时器。

HK32M07x 内置的模拟电路包括: 1 个 12 位 ADC (支持 14 路外部模拟输入通道和 6 路内部输入通道)、2 个可编程模拟运算放大器 (其中 PGA1 支持两路相电流轮询放大)、2 个模拟比较器 (内置 BEMF 中性点实时检测)、1 个上电/掉电复位电路(POR/PDR)、1 个可编程的电压监测/欠压复位电路(PVD/BOR)、1 个内部温度传感器和 1 个内部参考电压 (通过片内 ADC 采样得到)、以及一个 2.4V/3.6V 输出的内部模拟供电电路。

HK32M07x 除电源、地以外的所有引脚都可以作为 GPIO、外设 IO 或外部中断输入。

HK32M07x 内置多种通信接口: 2 个串口 UART、1 个高速 SPI 和 1 个 I2C。

HK32M07x 还集成了硬件除法开方运算单元 (DVSQ), 提高了软件处理能力和快速响应外部事件的能力。

HK32M07x 支持睡眠 (Sleep) 和停机 (Stop) 低功耗模式, 适用于芯片低功耗要求较高的应用。

由于拥有这些丰富的外设, HK32M07x 特别适合于 BLDC/PMSM 电机的方波/FOC 驱动控制等应用, 比如:

- 电动工具
- 工业风机
- 压缩机
- 电动车
- 油烟机
- 吸尘器
- 水泵
- 吊扇
- 空调

2.1 产品特性

- CPU 内核
 - ARM® Cortex®-M0
 - 最高时钟频率: 64MHz
 - 24 位 System Tick 定时器
- 工作电压范围
 - 单电源域 (主电源 V_{DD}): 2.2V~5.5V
- 工作温度范围: -40°C ~ +105°C
- 典型工作电流
 - 运行模式 (Run)
 - 2.01mA@5V@8MHz
 - 4.28mA@5V@64MHz

- 睡眠模式 (Sleep)
 - 1.16mA@5V@40kHz
 - 2.01mA@5V@8MHz
 - 2.13mA@5V@64MHz
- 停机模式 (Stop)
 - 正常停机模式 (Normal): 0.19mA@5V@40kHz
 - 低功耗停机模式 (Low-power): 0.04mA@5V@40kHz
- 存储器
 - 32 Kbyte Flash
 - CPU 主频不高于 24MHz 时, 支持 0 等待总线周期访问 Flash。
 - Flash 具有数据安全保护功能, 可分别设置读保护和写保护。
 - 4Kbyte SRAM
- 时钟
 - 片内高速时钟 (HSI): 8/64MHz
 - 片内低速时钟 (LSI): 40kHz
 - GPIO 外部输入时钟: $\leq 32\text{MHz}$
- 复位
 - 外部引脚复位 (NRST 引脚)
 - 选项字节装载器复位
 - 窗口看门狗计数终止 (WWDG 复位)
 - 独立看门狗计数终止 (IWDG 复位)
 - 电源复位 (POR/PDR/BOR)
 - 软件复位 (SW 复位)
- GPIO 端口
 - 支持最多 30 个 GPIO 端口
- 数据通信接口
 - 2 路 UART
 - 1 路 I2C
 - 1MHz /400kHz/100kHz 传输模式
 - 1 路高速 SPI
 - 最高 18Mbps 传输速率
- 定时器
 - 1 个 16 位电机专用高级定时器 (ATU)
 - 3 路 PWM 互补输出, 均带 PWM 前后不对称死区
 - 支持 6 路独立 PWM 输出
 - 支持外部引脚信号刹车以及内部比较器输出信号刹车
 - 支持两个独立触发信号以触发 ADC 同步采样
 - 支持 ADC 双 Group 采样模式触发
 - 2 个通用定时器 (UTU1 为 32 位, UTU2 为 16 位)
 - 支持 2 路独立 PWM 输出模式

- 支持 1 路互补 PWM 输出模式
- 支持单次触发 ATU 或另外一个 UTU
- 支持周期触发 ADC 采样
- 1 个 24 位霍尔定时器 (HTU)
 - 支持三路霍尔信号输入
 - 霍尔相序检测
 - 换相平均计时功能支持 2/4/8 次换相平均
 - HTU 和比较器 CMP 联动计数
- 除法和开方运算单元 (DVSQ)
 - 支持 32 位定点数除法, 可同时得到商和余数
 - 支持 32 位定点数高精度开方
- 片内模拟电路
 - 1 个 12 位 SAR ADC (多达 14 路外部模拟信号输入通道, 对应 16 个外部引脚)
 - 12 位分辨率
 - 最高转换频率: 2.285MSPS
 - ADC 具有可编程采样时间, 各采样通道的采样时间可独立配置。
 - 转换数据支持左对齐和右对齐。
 - 支持内部模拟电路采样 (PGA1_OUTA、PGA1_OUTB、PGA2_OUT、VDIV_OUT、内部温度传感器、内部参考电压、)
 - 支持两个采样组采样 (可自定义采样通道)
 - 支持软件触发和多个硬件触发源触发 (ATU 的 TRG0 和 TRG1、UTU1/2、CMP 等)
 - 支持模拟窗口比较功能
 - 采样组具有独立的通道数据结果寄存器
 - 支持过采样平均功能
 - VREFP 内部供电电压可选: 可以从 2.4V V_{REF} 、3.6V V_{REF} 和 V_{DDA} 中三选一, 作为 ADC 的参考电压
 - 内部参考电压 VREFINT (即 BGV)
 - 内部参考电压输出连接到 ADC 的独立通道
 - 2 个电压比较器
 - 比较器的参考电压可来自外部信号输入, 也可来自内部电压分压器 VDIV
 - 比较器的输出可作为高级定时器 ATU 的刹车
 - 支持 BEMF 内部中心点检测
 - 支持来自于 ATU 的 PWM 空白信号屏蔽功能
 - 2 个可编程运算放大器
 - 增益倍率 (x1、x4、x8、x12、x20、x40) 可编程
 - 支持 P 端输入内置偏置电压
 - PGA1 支持两组输入信号轮询放大
 - 运放直接输出到 ADC 采样
- 96 位芯片 UID 标识
 - 用作序列号和安全密钥

- 激活安全自举过程
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM® CoreSight™ 调试组件（ROM-Table、DWT 和 BPU）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 可靠性
 - 通过 CDM 2000V/HBM 6000V 等级测试（LU 数据待添加）

2.2 器件一览表

表 2-1 HK32M07x 系列芯片特性

产品特性		HK32M070K6U7	HK32M070G6U7	HK32M070G6P7	HK32M070F6U7	HK32M070F6P7
GPIO		30	26	26	18	18
封装		QFN32	QFN28	TSSOP28	QFN20	TSSOP20
工作电压		2.2V~5.5V				
工作温度		-40°C ~ +105°C				
存储器	Flash(Kbyte)	32				
	SRAM(Kbyte)	4				
CPU	内核	Cortex®-M0				
	工作频率	64 MHz				
除法/开方运算单元 (DVSQ)		1				
时钟	内部 LSI	40 kHz				
	内部 HSI	8 MHz /64 MHz				
	外部时钟输入	0~32MHz				
定时器	高级定时器 (ATU)	1 个 (16 位)				
	通用定时器 (UTU)	1 个 (32 位) : UTU1 1 个 (16 位) : UTU2				
	霍尔专用定时器 (HTU)	1 个 (24 位)				
	System Tick 定时器	1				
	独立看门狗 (IWDG)	1				
	窗口看门狗 (WWDG)	1				
通讯外设	UART	2				
	I2C	1				
	SPI	1				
ADC	ADC 个数 (外部模拟通道数)	1 (14 ⁽¹⁾)	1 (14)	1 (14)	1 (10)	1 (10)
	VREFP 内部供电电压	V _{DDA} /2.4V V _{REF} /3.6V V _{REF} ⁽²⁾ 可选				
	基准选择	内部参考电压 VREFINT				

产品特性	HK32M070K6U7	HK32M070G6U7	HK32M070G6P7	HK32M070F6U7	HK32M070F6P7
ADC 转换速率	2.285MSPS (ADC_CLK=32MHz)				
ADC 精度	12 位				
电压比较器 (CMP)	2				
可编程运算放大器 (PGA)	2				
96 位 UID	1				

上表说明:

- (1). ADC 外部模拟通道数为外部模拟输入信号的数目, 14 个外部模拟输入信号对应 16 个外部输入管脚。
- (2). 选 2.4V V_{REF} 作为 V_{REFP} 内部供电电压时, V_{DD} 必须在 2.9V 以上; 选 3.6V V_{REF} 时, V_{DD} 必须在 4V 以上。

3 功能介绍

3.1 结构框图

器件内部集成 32Kbyte 的 Flash，用于存放程序和数据。

ARM® Cortex®-M0 处理器是嵌入式 32 位 RISC 处理器，提供卓越的计算性能和先进的中断系统响应。该系列产品内置的 Cortex®-M0 核心，与所有的 ARM 工具和软件兼容。

以 HK32M070K6U7 为例，说明 HK32M07x 的功能框图如下：

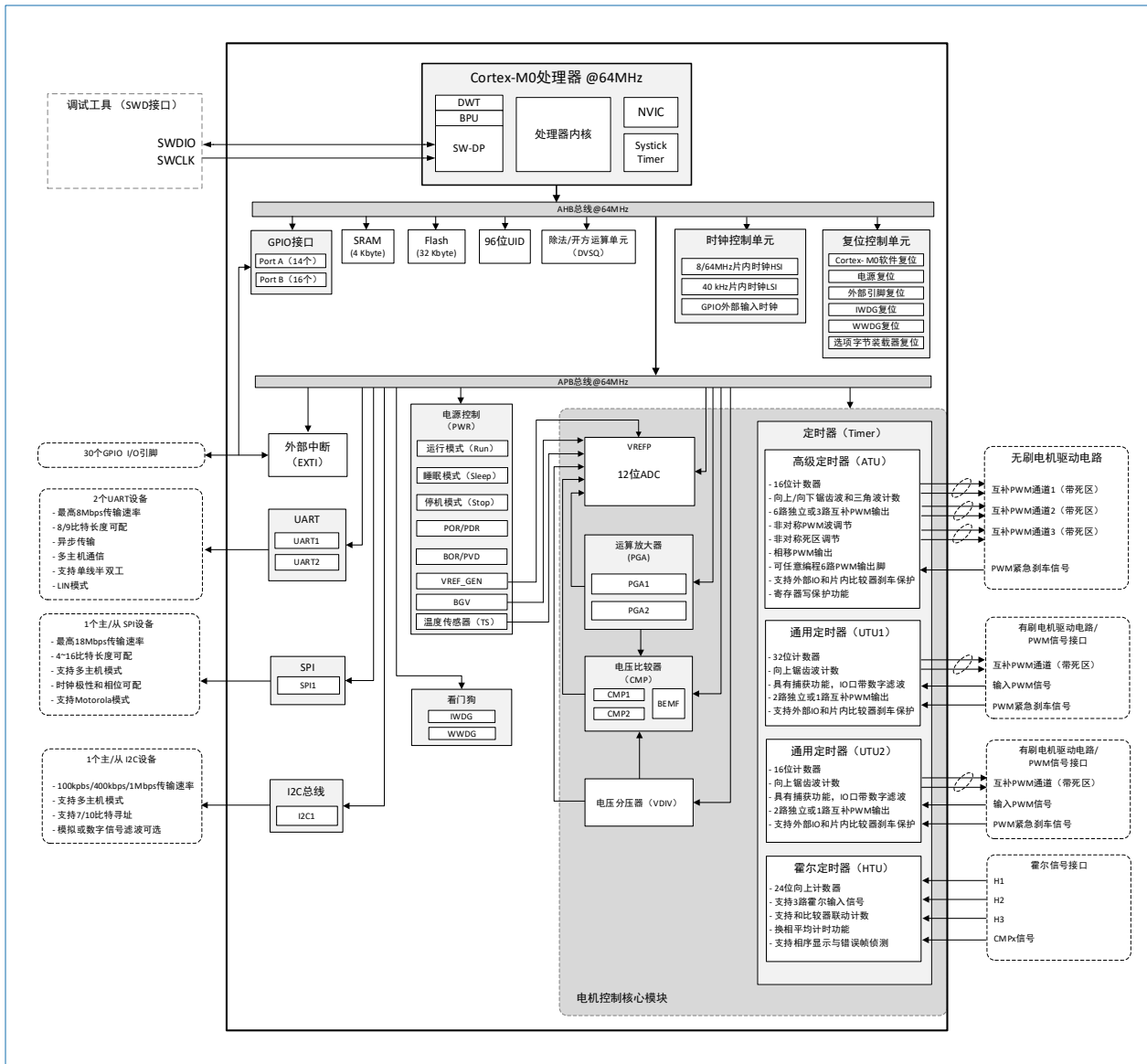


图 3-1 HK32M07x 功能框图

3.2 存储器映射

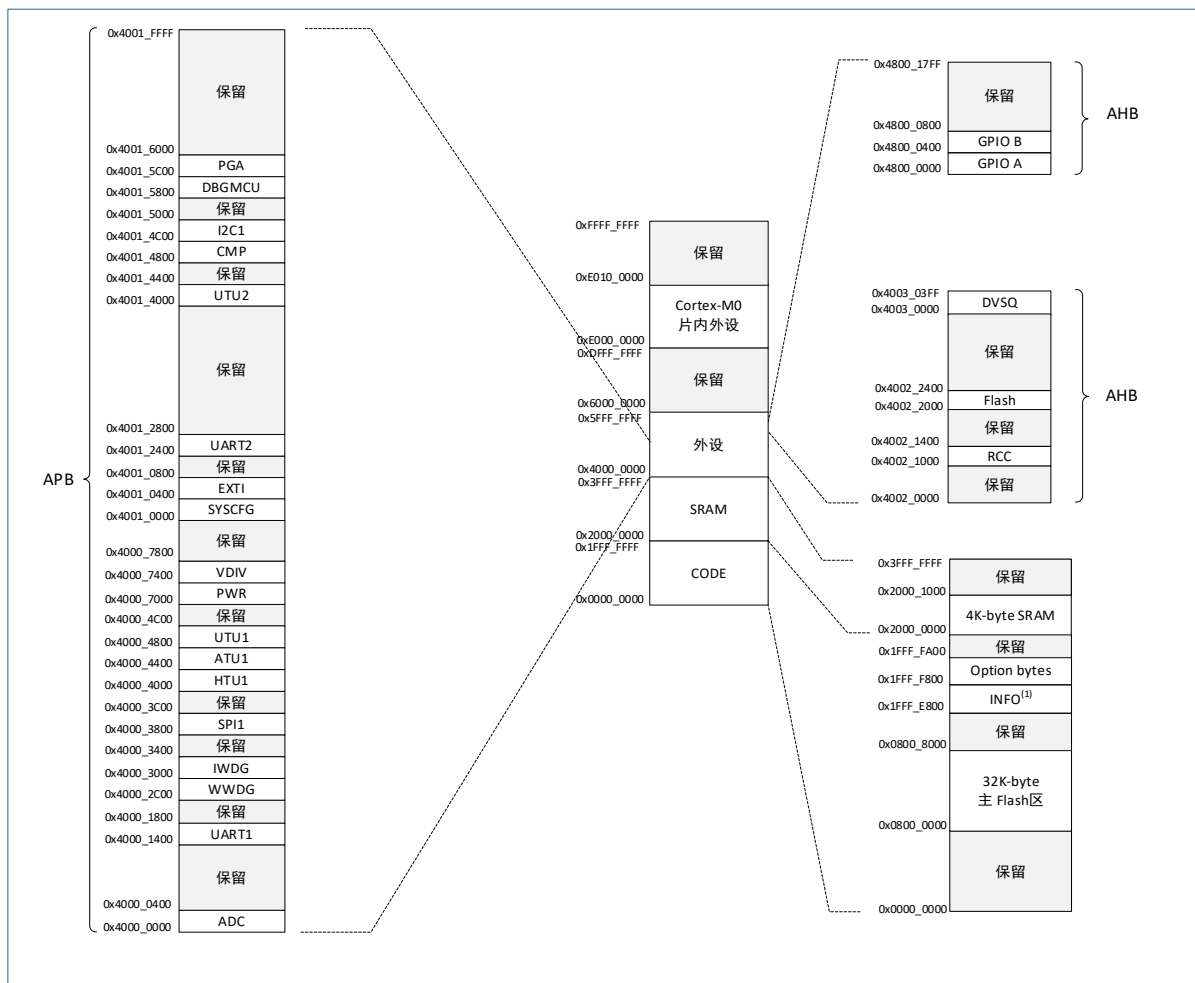


图 3-2 HK32M07x 存储器映射

图 3-2 的说明：

- (1). 推荐用户使用 INFO（Information）区存储应用程序中的参数。

3.3 存储器

3.3.1 Flash

Flash 由以下部分组成：

- 32 Kbyte 的主 Flash 块：用于存放程序和数据。
- 4 Kbyte 的信息块（INFO）：推荐用户使用 INFO 区存储应用程序的参数。
- 选项字节（Option byte）

3.3.2 内置 SRAM

该系列芯片内部集成 4Kbyte SRAM，支持字、半字和字节读写访问。CPU 能以零等待周期进行读写访问，能够满足大多数应用的需求。

3.4 供电方案

- $V_{DD} = 2.2 \sim 5.5V$ ：外部单电源供电（无 V_{BAT} ）， V_{DD} 引脚为芯片的数字电路、I/O 引脚和内部电压调节器供电； V_{DD} 引脚也为 ADC、电压比较器及运算放大器等模拟部分供电。

注意： V_{DDA} 和 V_{SSA} 在芯片内部分别连到 V_{DD} 和 V_{SS} 。

3.5 电源监控器

芯片内置上电复位（POR），掉电复位（PDR），可编程电压监测器（PVD）和欠压复位（BOR）电路。当供电电压达到 2.2 V 时，系统即能正常工作。当 V_{DD}/V_{DDA} 低于指定的限位电压 V_{POR}/V_{PDR} 时，系统保持为复位状态，而无需外部复位电路。

上电期间，欠压复位（BOR）将使器件保持复位状态，直到电源电压达到指定的 V_{BOR} 阈值。当禁止 BOR 时，电源供电由 POR/PDR 监控。器件中还有一个可编程电压监测器（PVD），它监测 V_{DD}/V_{DDA} 供电并与 V_{PVD} 阈值比较。 V_{PVD} 阈值可软件配置。当 V_{DD} 低于或高于 V_{PVD} 阈值时将产生中断，中断处理程序可以发出警告信息。

说明：BOR 和 PVD 功能在同一时间只能择一使用，需通过程序开启。

3.6 低功耗模式

器件支持睡眠模式和停机模式。

- 睡眠（Sleep）模式：只有 CPU 停止，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。
- 停机（Stop）模式：在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，内核域的所有时钟被关闭，HSI 也被关闭。可以通过任一配置成 EXTI 的信号把 MCU 从停机模式中唤醒，EXTI 信号可以是 16 个外部 I/O 口之一。

3.7 复位

3.7.1 系统复位

除了 RCC_CSR 寄存器中的复位标志位以外，系统复位将复位所有寄存器至它们的复位状态。用户可以通过查看 RCC_CSR 控制状态寄存器中的复位状态标志位识别复位事件来源。

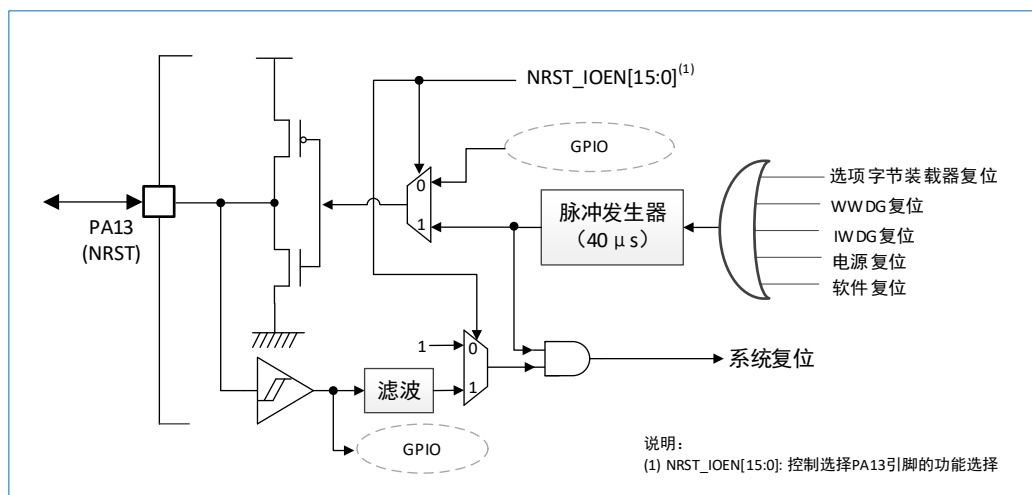


图 3-3 复位信号

当发生以下任一事件时，将产生一个系统复位：

- NRST 引脚上的低电平（外部复位）
- 选项字节装载机复位
- 窗口看门狗计数终止（WWDG 复位）
- 独立看门狗计数终止（IWDG 复位）
- 电源复位（POR/PDR/BOR）
- 软件复位（SW 复位）：通过将 Cortex®-M0 中断使能和复位控制寄存器中的 SYSRESETREQ 位

置‘1’，可实现软件复位。

所有的复位源将最终作用于 NRST 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 0x0000 0004。芯片内部的复位信号会在 NRST 引脚上输出。

内部的复位信号会在 NRST 引脚上输出，脉冲发生器保证这些（外部或内部）复位源都能有至少 40 μ s 的脉冲延时；当 NRST 引脚被拉低产生外部复位时，它将产生复位脉冲。

3.7.2 电源复位

当以下任一事件发生时，会产生电源复位：

- 上电/掉电复位（POR/PDR）
- 欠压复位（BOR）

该芯片内部集成了上电复位（POR）/掉电复位（PDR）电路。该电路始终处于工作状态，以保证系统在供电超过 2.2V 时正常工作。当 V_{DD} 小于 POR/PDR 阈值时，MCU 将被复位，无需使用外部复位电路。

该芯片内部还集成了欠压复位（BOR）电路。BOR 选项默认不可用，此时电源供电由 POR/PDR 监控。用户可以配置 MCU 选项字节以使能和禁止 BOR 功能。

3.8 时钟和时钟树

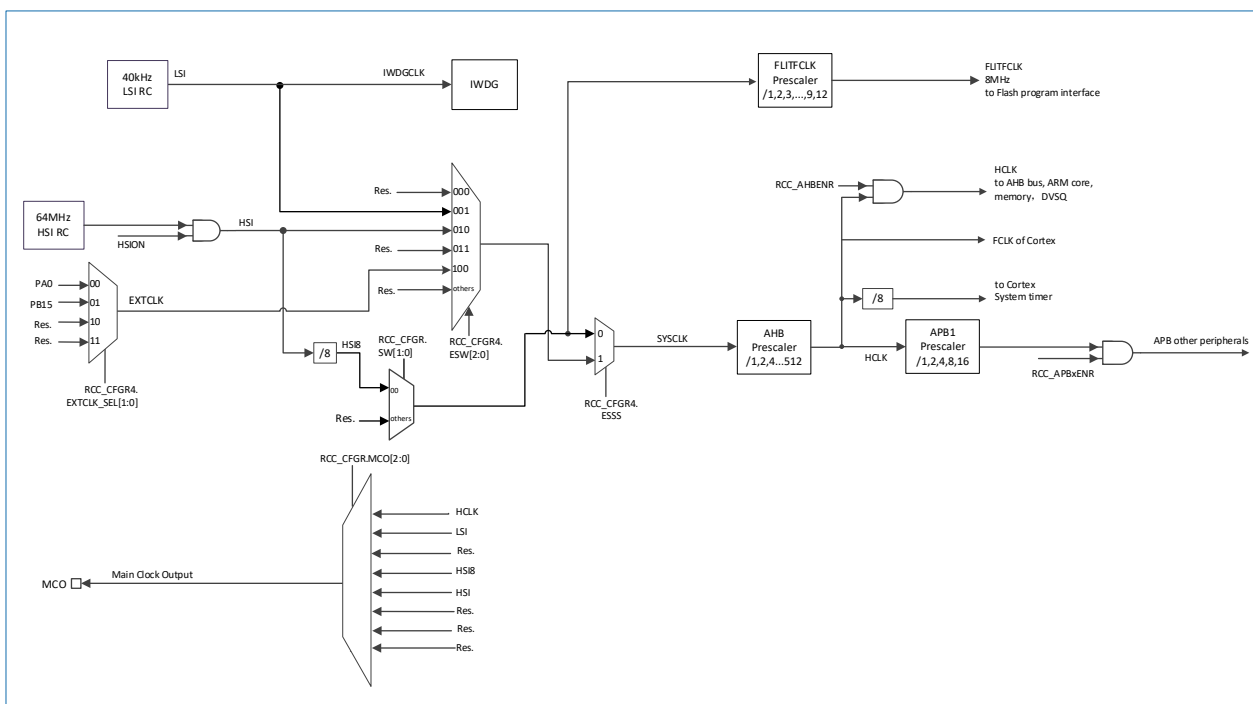


图 3-4 时钟树

器件在启动时选择系统时钟（SYSCLK）作为 CPU 工作时钟。内部振荡器输出的 64MHz 时钟，经分频后的 HSI8 作为芯片上电后的默认系统时钟。

器件为系统时钟提供了更多的时钟源，也为客户提供了轻便、灵活、多样的工作模式，以下时钟均可作为系统时钟：

- 片内高速时钟（HSI）：8 MHz/64MHz
- 片内低速时钟（LSI）：40kHz
- GPIO 外部输入时钟：0 ~32MHz

AHB、APB 域的时钟频率可通过分频器配置。AHB 总线的最高时钟频率可达 64MHz。APB 域的最高时钟频率可达 64MHz。

3.9 系统配置控制器（SYSCFG）

该系列芯片有一组系统配置寄存器。系统配置控制器的主要功能如下：

- 重映射存储器到代码起始区域。
- 管理连接到 GPIO 口的外部中断。
- 管理内部一些模拟信号输出到 IO 的开关。
- 控制 IO 滤波功能。
- 内部噪声滤波器具有开关功能。

3.10 通用 I/O（GPIO）

每个 GPIO 引脚都可通过软件配置成输出（推挽或开漏）、输入（浮空、上拉或下拉）或其它的外设功能端口。多数 GPIO 引脚都与数字或模拟的外设共用。所有的 GPIO 引脚都有大电流通过能力。在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外情况下发生对 I/O 寄存器的写操作。每个 IO 都单独拥有一个 32 位端口控制寄存器用于配置其功能。

3.11 中断与事件

3.11.1 NVIC

嵌套向量中断控制器（NVIC）和处理器核的接口紧密相连，可以实现低延迟的中断处理和高效地处理晚到的中断。嵌套向量中断控制器管理着包括内核异常等中断。

- 28 个可屏蔽中断通道（不包括 16 个 Cortex-M0 的中断线）
- 4 个可编程的中断优先级（使用了 2 位的中断优先级）
- 低延迟的异常和中断处理
- 电源管理控制
- 系统控制寄存器的实现

3.11.2 EXTI

扩展中断及事件控制器（EXTI）负责管理内、外异步中断和事件：向 CPU 发起事件请求，向中断控制器发起中断请求，向电源管理模块发起唤醒请求。

各中断或事件 EXTI 线均可独立屏蔽或使能。

- 支持多达 18 个事件/中断请求
 - 17 根可配置 EXTI 线⁽¹⁾
 - 触发沿上升沿或下降沿可选
 - 有专用的中断状态位标记
 - 可通过软件方式触发中断、事件
 - 1 根不可配置 EXTI 线⁽¹⁾
- 每根中断/事件线都可单独被触发和屏蔽。
- 可检测脉冲宽度低于 APB 时钟宽度的外部信号。

(1). 说明：可配置 EXTI 线指的是中断/事件触发沿是可配置的 EXTI；不可配置的 EXTI 线指的是不支持 EXTI 寄存器位配置。

3.12 定时器

该系列 MCU 包括一个高级控制定时器，两个通用定时器，一个霍尔定时器。定时器功能定义如下表所示。

表 3-1 定时器功能定义

定时器类型	定时器名称	计数器分辨率	计数模式	预分频系数	DMA 请求	紧急刹车输入	霍尔输入	捕获/比较通道	互补输出
高级定时器	ATU	16 位	向上、向下、三角波计数	2^n (n=0..3)	无	有	无	6	3
通用定时器	UTU1	32 位	向上	2^n (n=0..7)	无	有	无	2	1
	UTU2	16 位	向上	2^n (n=0..7)	无	有	无	2	1
霍尔定时器	HTU	24 位	向上	2^n (n=0..3)	无	无	3	无	无

3.12.1 高级定时器（ATU）

高级定时器（ATU）包含一个 16 位的自动装载计数器，它由一个可配置的预分频器驱动。

ATU 可产生多种 PWM 输出波形（边沿对齐 PWM 波、中央对齐 PWM 波、带非对称死区时间的互补 PWM 波等）。

ATU 是完全独立的，不与内部其他定时器共享任何资源。

ATU 定时器的主要特性包括：

- 16 位自动装载计数器，支持向上/向下锯齿波、三角波计数
- 可编程的定时器时钟分频器，分频系数可为 1/2/4/8
- 可输出 6 路独立 PWM 波或 3 路互补 PWM 波
 - 独立 PWM 波形
 - 可独立配置 A/B 通道的比较区间，输出 A/B 通道相互独立的 PWM 波形。
 - 中央对齐互补型 PWM 波形
 - 可自由编程 A/B 通道比较区间，构成非对称 PWM 波形。
 - 可自由编程 A/B 通道的死区时间，构成非对称带死区的 PWM 波形。
 - 独立翻转 PWM 波形
 - 锯齿波模式：可输出相位偏移且具有 50% 占空比的波形。
 - 三角波模式：可输出占空比可配的 PWM 波形。
- 灵活的自动更新配置，可通过波峰或者波谷信号触发自动加载寄存器值。
- 保护输入信号，可将 ATU 输出信号置于复位或预置状态。
- 内部的 IOMUX，可配置 6 路 PWM 输出至 ATU 任一输出引脚。
- TRG0 和 TRG1 两路触发信号，可触发 ADC 同步采样。
- TRGDB 可以配合 ADC 双采样模式，同步触发 ADC GroupB 双采样。
- 比较器（CMP）输出屏蔽功能，可在设定时间段内屏蔽 PWM 翻转时产生的噪声。
- 具有 ATU 与其他内部定时器联动的同步触发电路。

3.12.2 通用定时器（UTU）

该系列 MCU 集成了两个通用定时器 UTU1 和 UTU2。两者除位宽不同外，功能相同。

通用定时器的主要特性包括：

- 32/16 位（UTU1 是 32 位，UTU2 是 16 位）向上自动装载计数器
- 3 位可实时编程的预分频器，可供编程的计数器时钟频率的分频系数为 2^n ($n=0..7$)。
- 支持输入捕获和输出比较两种功能，两路捕获/比较通道。
- 输入捕获特性：
 - 具备输入滤波功能，滤波长度可设置。
 - 支持上升沿触发、下降沿触发和双沿触发。
 - 支持单通道周期捕获。
 - 支持双通道 PWM 周期和占空比捕获。
- 比较输出特性：
 - 支持两路独立 PWM 输出模式。
 - 支持一路互补 PWM 输出模式。
 - 支持脉冲输出模式（占空比固定 50%）。
 - 支持单周期输出模式，该模式可软件触发，亦可由 ATU 或另外一个 UTU 触发。
 - 支持输出保护功能，触发保护信号的极性、长度及默认保护输出极性均可设置。
 - 支持调试模式（Halt）输出保护。
 - 支持计时周期结束后，输出保护自动取消功能。
- 同步控制其他外设
 - 支持单次触发 ATU 或另外一个 UTU。
 - 支持周期触发 ADC 采样。

3.12.3 霍尔定时器（HTU）

霍尔定时器（HTU）由一个可编程的预分频器驱动。HTU 包含一个 24 位自动装载计数器，支持三路霍尔信号输入，检测霍尔相序和比较器联动计数等。

HTU 是完全独立的，不与其他定时器共享任何资源。

HTU 的主要特性包括：

- 24 位向上计数自动装载计数器
- 支持三路霍尔信号输入
- 霍尔输入信号的噪声滤波
- 共 8 个 24 位霍尔信号缓存寄存器
- 霍尔相序检测
- 换相平均计时功能支持 2/4/8 次换相平均
- HTU 和比较器 CMP 联动计数

3.12.4 SysTick 定时器

SysTick 定时器专用于操作系统，可作为一个标准的递减计数器。它具有以下特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时，能产生一个可屏蔽中断。
- 可编程时钟源

3.13 独立看门狗 (IWDG)

独立看门狗由一个内部独立的 40kHz 的 RC 振荡器 (LSI) 提供时钟, 带一个 12 位的递减计数器和一个 8 位的预分频器。由于该 RC 振荡器独立于主时钟, 所以它可在停机模式下运行。IWDG 用于在发生问题时复位整个系统或作为自由定时器为应用程序提供超时管理。通过选项字节, 可将其配置为软件或硬件启动看门狗。在调试模式, 该计数器可以被冻结。

通过配置 IWDG_WINR 寄存器, IWDG 可工作在窗口模式。

IWDG 具有中断功能, 看门狗计数器计到 IWDG_IRQCFG 中配置值时产生中断信号 IWDG_IRQ, 它可以提示系统在看门狗复位前保存重要数据或者在低功耗模式下用于定时唤醒。

3.14 窗口看门狗 (WWDG)

窗口看门狗内部带一个 7 位的递减计数器。该计数器可设置成自由运行模式, 或作为看门狗用于系统崩溃时复位整个系统。窗口看门狗由主时钟驱动, 具有提前预警中断功能。在调试模式, 该计数器可以被冻结。

3.15 模拟数字转换器 (ADC)

内置 1 个 12 位的模拟/数字转换器 (ADC) 模块, 两个采保组。两个采保组可以同时工作, 也可以单个单独工作。各组采样通道可单独配置, 具有多达 14 个外部通道 (对应 16 个外部引脚) 和 6 个内部通道。

- 12 位固定分辨率
- ADC 工作时钟可达到 32 MHz, 12 位采样, ADC 采样转换速率高达 2.285MSPS。
- ADC 转换时间: 在 2MSPS 的转换速率下, 12 位分辨率对应的转换时间为 0.5 μ s。
- ADC 具有可编程采样时间, 各采样通道的采样时间可独立配置。
- 支持 ATU、UTU1、UTU2、CMP 同步触发采样。
- 支持 Group 采样模式、双采样模式、连续采样模式、过采样平均模式等多种工作模式。
- 采样顺序可灵活配置, 方便在不同应用场景使用。
- 转换数据支持左对齐和右对齐。
- 模拟开窗比较功能, 支持开窗比较, 可触发中断。
- 可选触发忽略次数。
- 偏置值可灵活设置。
- 每个组转换通道具有独立的结果寄存器。
- 具有优先权抢断功能。

3.15.1 内部参考电压 (V_{REFINT})

内部参考电压 (V_{REFINT}) 为 ADC 提供了一个稳定的 (带隙基准) 电压输出。

3.15.2 VREFP 内部供电电压

VREFP 内部供电可以从 2.4V V_{REF} 、3.6V V_{REF} 和 V_{DDA} 之间选择。

注意: 选 2.4V V_{REF} 作为 VREFP 内部供电电压时, V_{DD} 必须在 2.9V 以上; 选 3.6V V_{REF} 时, V_{DD} 必须在 4V 以上。

3.15.3 温度传感器 (TS)

温度传感器产生一个随温度线性变化的电压, 转换范围大约在 300 mV (@-40 $^{\circ}$ C)~600mV (@105 $^{\circ}$ C)。

温度传感器在内部被连接到 ADC 的 TS 输入通道上，用于将传感器的输出电压转换成数字值。

由于工艺变化导致温度传感器的偏移因芯片而异，内部温度传感器适用于检测温度变化而不是绝对温度的应用。如果需要准确的温度读数，则应使用外部温度传感器部件。

3.16 电压分压器 (VDIV)

内置一个 10 位电压分压器 (VDIV)，可用于将数字信号转换为模拟电压信号输出。使能了 VDIV 通道，并通过向 VDIV 通道数据寄存器写入值后，会在 VDIV 通道产生对应的模拟输出电压。

- 一个通道数据寄存器
- 10 位电压输出
- 写保护寄存器

3.17 可编程运算放大器 (PGA)

器件集成了 2 个可编程倍数的运算放大器 (PGA1 和 PGA2)。其主要特性如下：

- 轨到轨输入/输出
- 低失调电压
- 支持差分输入或者单端输入
- 多个增益倍率 (x1、x4、x8、x12、x20、x40)
- 内置多个挡位偏置电压 (Vref/2、Vref/4、Vref/8、Vref/16)
- PGA1 支持两组输入信号轮询放大
- PGA1 轮询工作时支持自动或手动切换两组输入信号
- 支持 PGA1 和 PGA2 串联放大
- 支持寄存器写保护功能

PGA 可工作于以下模式：

- 轮询模式 (仅 PGA1 支持)
- 引脚节省模式
- 串联模式

运放的输出可以输入到内部 ADC 进行采样。

3.18 电压比较器 (CMP)

器件内置两个比较器 CMP1、CMP2。这两个比较器可单独使用，具有以下用途：

- 模拟信号调理。
- 与定时器的 PWM 输出结合使用时，构成逐周期电流控制回路。

CMP 的主要特性包括：

- 比较器滞回模式可配置
- 比较器滞回阈值可配：0/10/30/60 mV
- 比较器输出极性可配置。
- 每个比较器均可灵活选择输入，正输入和负输入可配置。
 - 提供多个 I/O 引脚供正/负输入选择。
 - 提供 PGAx_OUTx/PGAx_P 等多个正端输入选择。
 - 提供 VDIV_OUT 和 BEMF_N 等负端输入选择。VDIV_OUT 为内部 VDIV 输出，BEMF_N 为内

部中性点。

- 比较器输出可作为 ATU/UTU 的输入保护信号。
- 支持数字滤波功能。
- 内置 BEMF 中性点实时检测。
- ATU PWM 信号空白时间屏蔽功能。
- 比较器经过滤波以后的输出可用于 ADC 的采样触发

3.19 除法和开方计算单元（DVSQ）

除法和开方（Division and square root, DVSQ）计算单元支持以下特性：

- 支持 32 位带符号数（SDIV）和无符号数除法（UDIV），支持 32 位开方运算。
- 在同一时刻，DVSQ 计算单元不能同时支持除法和开方运算，只能两者选其一执行。
- 32 位有符号/无符号整数除法运算结束后，可同时获取商和余数并更新到相应的寄存器。
- 除法运算支持 MOD 操作。
- 无符号开方运算，可以通过软件选择高精度开方运算。
- 流水线设计，每个时钟完成 2 位运算。
- 运算时间根据运算数据不同而改变。
- 支持除零中断和溢出中断。

3.20 I2C 总线

该系列 MCU 拥有 1 个 I2C 总线接口，能够工作于多主和从模式，支持标准模式（最高 100kHz）、快速模式（最高 400kHz）和超快速模式（最高 1MHz）。

I2C 的时钟由 PCLK2 提供。

表 3-2 I2C 特性

I2C 特性	I2C1
主/从模式	支持
多主机模式	支持
标准/快速/超快速模式	支持
7/10 位寻址模式	支持
广播呼叫	支持
事件管理	支持
时钟延展	支持
软件复位	支持
DMA 传输	不支持
数字和模拟滤波器	支持

3.21 通用异步收发器（UART）

器件内置有 2 个通用异步收发器（UART1/UART2），其通信速率最高可达 8Mbps。支持单线半双工通信、多处理器通信等功能；同时还可以通过噪声滤波消除信号毛刺，通过重同步支持更大的时钟偏差容忍度。

表 3-3 UART 特性

UART 特性	UART1/UART2
数据字长	8/9 位
多处理器通信	支持
单线半双工通信	支持
LIN 模式	支持
噪声滤波	支持
重同步	支持

3.22 串行外设接口 (SPI)

该系列 MCU 拥有最多 1 个 SPI 接口，支持从和主模式、全双工和半双工通信模式。SPI 可使用 3 位预分频器以产生 8 种主模式频率，每帧可配置为 4 位至 16 位数据。

表 3-4 SPI 特性

SPI 特性	SPI1
硬件 CRC 计算	不支持
RX/TX FIFO	支持
NSS 脉冲模式	支持
TI 模式	不支持
DMA 传输	不支持

3.23 调试接口 (DBG)

内嵌 ARM 的 SWJ-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

3.24 96 位 UID

96 位的产品唯一身份标识 (UID) 所提供的参考号码对于任意一颗芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照不同的用法，该 96 位 UID 可以以字节 (8 位)、半字 (16 位) 或者全字 (32 位) 为单位进行读取。96 位 UID 适合于：

- 用来作为序列号 (例如 USB 字符序列号或者其他的终端应用)。
- 用来作为密码。在编写闪存时，将此 UID 与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 用来激活带安全机制的自举过程。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}^{(1)}$	外部主供电电压	-0.3	5.8	V
$V_{IN}^{(1)}$	引脚上的输入电压	-0.3	5.8	

(1). 工艺保证。

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	参数	最大值	单位
$I_{VDD}^{(1)}$	经过 V_{DD} 电源线的总电流（供应电流） ⁽⁵⁾	120	mA
$I_{VSS}^{(1)}$	经过 V_{SS} 地线的总电流（流出电流） ⁽⁵⁾	95	
$I_{IO}^{(1)}$	任意 I/O 和控制引脚上的输出灌电流	50	
	任意 I/O 和控制引脚上的输出拉电流	50	
$I_{INJ(PIN)}^{(1)}$	引脚上的注入电流 ⁽²⁾⁽³⁾	-3/+3	
$\Sigma I_{INJ(PIN)}^{(1)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	-30/+30	

(1). 设计保证。

(2). 反向注入电流会干扰器件的模拟性能。

(3). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。

(4). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

(5). 所有的电源 (V_{DD}) 和地 (V_{SS}) 引脚必须始终连接到外部允许范围内的供电系统上。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	参数	最小值	最大值	单位
$T_{STG}^{(1)}$	储存温度范围	-65	150	°C
$T_J^{(1)}$	最大结温度	-40	125	°C

(1). 设计保证。

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	参数	最小值	最大值	单位
$f_{HCLK}^{(1)}$	内部 AHB 时钟频率	-	64	MHz
$f_{PCLK1}^{(1)}$	内部 APB1 时钟频率	-	64	
V_{DD}	标准工作电压	2.2	5.5	V
$T^{(1)}$	工作温度	-40	105	°C

(1). 设计保证。

4.2.2 上/下电速度工作条件

表 4-5 推荐上/下电速度工作条件

符号	参数	条件	最小值	最大值	单位
$t_{VDD}^{(1)}$	V_{DD} 上升速度	-	2	20,000	$\mu\text{s}/\text{V}$
	V_{DD} 下降速度	-	30	∞	$\mu\text{s}/\text{V}$

(1). 设计保证。

4.2.3 可编程电压检测器 (PVD) 特性

表 4-6 PVD 特性

符号	参数	挡位	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (V_{DD} 上升沿) (-40°C ~105°C)	V_{PVD1}	2.291	2.333	2.383	V
		V_{PVD2}	2.491	2.533	2.582	
		V_{PVD3}	2.681	2.731	2.781	
		V_{PVD4}	2.872	2.928	2.98	
		V_{PVD5}	3.063	3.127	3.172	
		V_{PVD6}	3.259	3.324	3.37	

符号	参数	挡位	最小值	典型值	最大值	单位
		V _{PVD7}	3.451	3.524	3.572	V
		V _{PVD8}	3.648	3.728	3.772	
		V _{PVD9}	3.852	3.928	3.971	
		V _{PVD10}	4.049	4.13	4.179	
		V _{PVD11}	4.242	4.329	4.373	
		V _{PVD12}	4.442	4.527	4.571	
		V _{PVD13}	4.65	4.74	4.782	
		V _{PVD14}	4.842	4.934	4.982	
	可编程电压检测器的检测电平选择 (V _{DD} 下降沿) (-40°C ~105°C)	V _{PVD1}	2.239	2.284	2.315	
		V _{PVD2}	2.439	2.484	2.518	
		V _{PVD3}	2.636	2.682	2.719	
		V _{PVD4}	2.835	2.883	2.931	
		V _{PVD5}	3.037	3.085	3.127	
		V _{PVD6}	3.227	3.284	3.329	
		V _{PVD7}	3.428	3.486	3.538	
		V _{PVD8}	3.625	3.69	3.747	
		V _{PVD9}	3.825	3.889	3.949	
		V _{PVD10}	4.026	4.091	4.149	
		V _{PVD11}	4.216	4.291	4.355	
		V _{PVD12}	4.408	4.487	4.548	
		V _{PVD13}	4.629	4.701	4.767	
		V _{PVD14}	4.808	4.891	4.966	

4.2.4 欠压复位 (BOR) 特性

表 4-7 BOR 特性

符号	参数	挡位	最小值	典型值	最大值	单位
V _{BOR}	BOR ⁽¹⁾ 的检测电平选择 (V _{DD} 上升沿) (-40°C ~105°C)	V _{BOR1}	2.291	2.333	2.383	V
		V _{BOR2}	2.491	2.533	2.582	
		V _{BOR3}	2.681	2.731	2.781	
		V _{BOR4}	2.872	2.928	2.98	
		V _{BOR5}	3.063	3.127	3.172	

符号	参数	挡位	最小值	典型值	最大值	单位
		V _{BOR6}	3.259	3.324	3.37	
		V _{BOR7}	3.451	3.524	3.572	
		V _{BOR8}	3.648	3.728	3.772	
		V _{BOR9}	3.852	3.928	3.971	
		V _{BOR10}	4.049	4.13	4.179	
		V _{BOR11}	4.242	4.329	4.373	
		V _{BOR12}	4.442	4.527	4.571	
		V _{BOR13}	4.65	4.74	4.782	
		V _{BOR14}	4.842	4.934	4.982	
	BOR ⁽¹⁾ 的检测电平选择 (V _{DD} 下降沿) (-40° C ~105° C)	V _{BOR1}	2.239	2.284	2.315	V
		V _{BOR2}	2.439	2.484	2.518	
		V _{BOR3}	2.636	2.682	2.719	
		V _{BOR4}	2.835	2.883	2.931	
		V _{BOR5}	3.037	3.085	3.127	
		V _{BOR6}	3.227	3.284	3.329	
		V _{BOR7}	3.428	3.486	3.538	
		V _{BOR8}	3.625	3.69	3.747	
		V _{BOR9}	3.825	3.889	3.949	
		V _{BOR10}	4.026	4.091	4.149	
		V _{BOR11}	4.216	4.291	4.355	
		V _{BOR12}	4.408	4.487	4.548	
		V _{BOR13}	4.629	4.701	4.767	
		V _{BOR14}	4.808	4.891	4.966	
V _{BORhyst}	BOR 滞回	-	-2	67	155	mV
t _{BORRST} ⁽²⁾	生效时间	-	-	40	-	μs

(1). BOR 仅监控 V_{DD}。

(2). 设计保证。

4.2.5 上电/下电复位（POR/PDR）特性

表 4-8 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR/PDR}	上下电复位阈值 ⁽¹⁾	下降沿	1.977	2.006	2.049	V
		上升沿	2.031	2.07	2.112	V
V _{PDRhyst}	PDR 滞回	-	12	64	125	mV
t _{RSTTEMPO} ⁽²⁾	复位时间	-	-	4	-	ms

(1). PDR 和 POR 仅监控 V_{DD}。

(2). 设计保证。

4.2.6 内部参考电压特性

表 4-9 内部参考电压特性

符号	参数	条件	最小值	典型值 ⁽²⁾	最大值	单位
V _{REFINT} ⁽¹⁾	内部参考电压	-40 ~ 105°C; V _{DD} = 2.2~5.5V	1.18	1.2	1.22	V
Ripple _{REFINT} ⁽³⁾	参考电压全温度范围波动	-40 ~ 105°C; V _{DD} = 2.2~5.5V	-1.65	-	1.65	%

(1). Trimming 完成后，多个样品实际测试结果。

(2). Trimming 的目标值。

(3). 对于 20°C 时的温度系数，多个样品实际测试结果。

4.2.7 工作电流特性

表 4-10 工作电流特性

符号	模式	条件	V _{DD} =3.3V				V _{DD} =5V				单位
			-40° C	25° C	85° C	105° C	-40° C	25° C	85° C	105° C	
I _{DD}	Run 模式	CPU 以 64MHz 运行； 所有外设使能。	6.43	6.50	6.52	6.53	6.49	6.57	6.60	6.61	mA
		CPU 以 64MHz 运行； 所有外设禁能。	4.14	4.22	4.28	4.30	4.19	4.28	4.35	4.37	mA
		CPU 以 8MHz 运行； 所有外设使	2.12	2.19	2.26	2.29	2.20	2.29	2.36	2.38	mA

符号	模式	条件	V _{DD} =3.3V				V _{DD} =5V				单位
			-40° C	25° C	85° C	105° C	-40° C	25° C	85° C	105° C	
		能。									
		CPU 以 8MHz 运行； 所有外设禁能。	1.84	1.91	1.99	2.01	1.92	2.01	2.08	2.11	mA
I _{sleep}	Sleep 模式	CPU 以 64MHz 运行； 所有外设禁能； 所有 IO 设置为模拟模式。	1.95	2.01	2.07	2.09	2.06	2.13	2.19	2.21	mA
		CPU 以 8MHz 运行； 所有外设禁能； 所有 IO 设置为模拟模式。	1.84	1.91	1.98	2.01	1.92	2.01	2.08	2.11	mA
		CPU 以 40kHz 运行； 所有外设禁能； 所有 IO 设置为模拟模式。	0.96	1.04	1.11	1.14	1.08	1.16	1.23	1.26	mA
I _{stop}	Normal Stop 模式	CPU 暂停； IWDG 禁能； 其他外设均暂停； 所有 IO 设置为模拟模式。	0.16	0.19	0.22	0.24	0.16	0.19	0.23	0.24	mA
I _{lp-stop}	Low-power Stop 模式	CPU 暂停； IWDG 禁能； 其他外设均暂停； 所有 IO 设置为模拟模式。	0.03	0.04	0.05	0.05	0.04	0.04	0.05	0.06	mA

4.2.8 内部高速（HSI）时钟特性

表 4-11 HSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSI} ⁽¹⁾	出厂校准目标频率	-	-	64	-	MHz
DuCy ⁽¹⁾	占空比	-	45	-	55	%
ACC	振荡器精度	出厂校准，常温	-1	-	1	%

符号	参数	条件	最小值	典型值	最大值	单位
		出厂校准, $T_A = -40 \sim +105^\circ\text{C}$	-3.2	-	2.1	
$T_{\text{stb}}^{(1)}$	振荡器启动时间	-	-	3.95	-	μs
$I_{\text{DD}}^{(1)}$	振荡器功耗	64MHz, $V_{\text{DD}}=5\text{V}$	-	430		μA

(1). 设计保证。

4.2.9 内部低速 (LSI) 时钟特性

表 4-12 LSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{LSI}}^{(1)}$	出厂校准目标频率	-	-	40	-	kHz
ACC	振荡器精度	出厂校准, 常温	-1	-	1	%
		出厂校准, $T_A = -40 \sim +105^\circ\text{C}$	-4.4	-	1.9	%
$T_{\text{stb}}^{(1)}$	振荡器启动时间	-	-	2.6	-	μs
$I_{\text{DD}}^{(1)}$	振荡器功耗	-	-	30	-	μA

(1). 设计保证。

4.2.10 GPIO 输入时钟特性

支持从 PA0、PB15 输入时钟, 波形要求如下:

表 4-13 GPIO 输入时钟特性

符号	参数	最小值	典型值	最大值	单位
F_{Ext}	输入时钟频率	0	-	32	MHz
	输入时钟占空比	45	-	55	%

4.2.11 Flash 存储器特性

表 4-14 Flash 存储器特性^{(1) (2)}

符号	参数	最小值	典型值	最大值	单位
t_{PROG}	半字写入时间	10	-	13	μs
t_{ERASE}	页擦除时间	2	-	3	ms
	整片擦除时间	30	-	40	ms
I_{DDPROG}	编程电流	-	-	1.2	mA
I_{DDERASE}	页/片擦除电流	-	-	0.6	mA
I_{DDREAD}	读电流	-	-	1.2 (@25MHz)	mA
N_{END}	擦写寿命	10	-	-	万次

符号	参数	最小值	典型值	最大值	单位
t_{RET}	数据保存时间	10@105°C	20@85°C	100@25°C	年

(1). 典型值是在 1.5V TT 工艺和温度 25°C 的条件下测得。

(2). 设计保证。

4.2.12 IO 输入引脚特性

表 4-15 IO 输入引脚直流特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IHys}^{(1)}$	输入高电平	$V_{DD}=5.0V$	$0.7*V_{DD}$	-	-	V
$V_{ILhys}^{(1)}$	输入低电平	$V_{DD}=5.0V$	-	-	$0.3*V_{DD}$	V
$V_{hys}^{(1)}$	施密特触发器电压迟滞	$V_{DD}=5.0V$	870	920	990	mV
$I_{lk}^{(1)}$	输入漏电流	$V_{DD}=5.0V$	-10	-	55	μA
$R_{pU}^{(1)}$	上拉电阻	$V_{DD}=5.0V$	18	24	34	K Ω
$R_{pD}^{(1)}$	下拉电阻	$V_{DD}=5.0V$	17	23	35	K Ω
$C_{IO}^{(1)}$	I/O 引脚电容	$V_{DD}=5.0V$	-	5	-	pF

(1). 所有 IO 都支持施密特功能，设计保证。

4.2.13 IO 输出引脚特性

表 4-16 IO 输出直流特性⁽¹⁾

符号	参数	条件			最小值	典型值	最大值	单位
		驱动挡位 OSPEEDRy[1:0]	V_{DD} 电压 (V)	$V_{OH (min)}/V_{OL (max)}$ 电压值 (V)				
I_{OH}	拉电流	2'bx0	2.5	1.7	-	2.39	-	mA
			3.3	2.4	-	3.67	-	mA
			5	3.5	-	7.87	-	mA
		2'b01	2.5	1.7	-	12.68	-	mA
			3.3	2.4	-	18.79	-	mA
			5	3.5	-	38.49	-	mA
		2'b11	2.5	1.7	-	16.37	-	mA
			3.3	2.4	-	23.9	-	mA
			5	3.5	-	49.14	-	mA
I_{OL}	灌电流	2'bx0	2.5	0.5	-	2.16	-	mA
			3.3	0.66	-	3.74	-	mA
			5	1	-	7.66	-	mA
		2'b01	2.5	0.5	-	12.3	-	mA
			3.3	0.66	-	20.89	-	mA
			5	1	-	42.20	-	mA

符号	参数	条件			最小值	典型值	最大值	单位
		驱动挡位 OSPEEDRy[1:0]	V _{DD} 电压 (V)	V _{OH (min)} / V _{OL (max)} 电压值 (V)				
		2'b11	2.5	0.5	-	16.01	-	mA
			3.3	0.66	-	27.06	-	mA
			5	1	-	53.74	-	mA

 表 4-17 10 输出交流特性⁽¹⁾

符号	参数	条件			最小值	典型值	最大值	单位
		C _L	驱动挡位 OSPEEDRy[1:0]	V _{DD} 电压 (V)				
t _R	输出低到高 电平的上升 时间	C _L =65pF	2'bx0	2.5	-	96	-	ns
				3.3	-	83	-	ns
				5	-	55	-	ns
			2'b01	2.5	-	11.4	-	ns
				3.3	-	10.13	-	ns
				5	-	9.73	-	ns
			2'b11	2.5	-	10.73	-	ns
				3.3	-	8.4	-	ns
				5	-	7.87	-	ns
t _F	输出高到低 电平的下降 时间	C _L =65pF	2'bx0	2.5	-	96	-	ns
				3.3	-	79.67	-	ns
				5	-	53.67	-	ns
			2'b01	2.5	-	10.47	-	ns
				3.3	-	9.67	-	ns
				5	-	8.2	-	ns
			2'b11	2.5	-	9	-	ns
				3.3	-	8	-	ns
				5	-	7.27	-	ns

(1). 设计保证。

4.2.14 NRST 复位管脚特性

NRST 引脚内部集成了一个上拉电阻，外围可以不接任何电路，也可以外接 RC 电路。

表 4-18 NRST 引脚输入特性

符号	参数	最小值	最大值	单位
T _{Noise}	低电平被忽略	-	260	ns

NRST 管脚外接滤波电容是为了抗干扰，避免一些噪声造成芯片复位。用户必须确保 NRST 管脚能够低于 V_{IL} 最大值，否则复位将会被忽略。

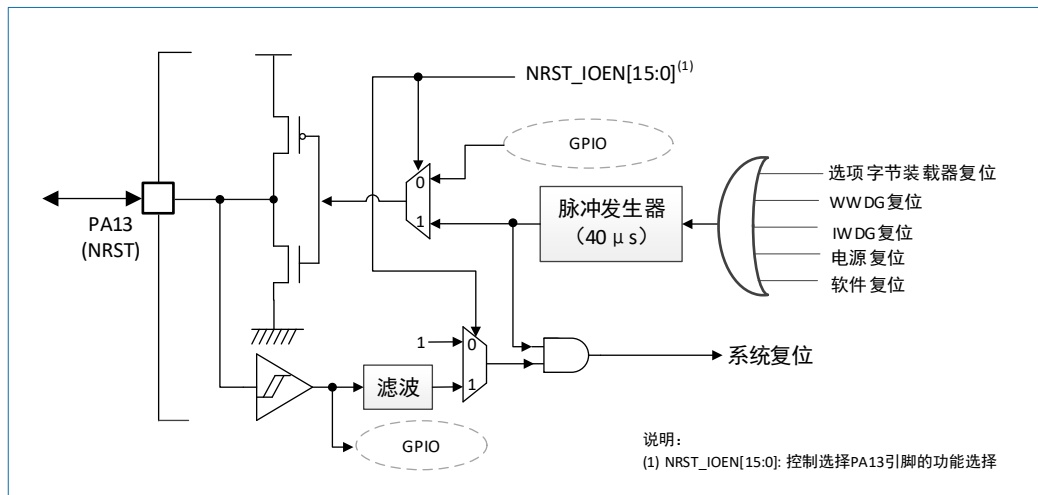


图 4-1 推荐复位电路

4.2.15 高级定时器 (ATU) 特性

表 4-19 ATU 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{EXT}^{(1)}$	PWM_IO0~PWM_IO5 输出频率	$f_{TIMxCLK}^{(2)}$	-	-	$f_{TIMxCLK}/2$	MHz
$t_{res(ATU)}$	定时器分辨时间	$f_{TIMxCLK}=64MHz$	-	15.6	-	ns
t_{MAX_COUNT}	当选择内部时钟时, 16 位计数器的时钟周期	-	-	2^{16}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}=64MHz$	-	1024	-	μs

(1). 设计保证。

(2). $f_{TIMxCLK}$ 的最大值为 64MHz。

4.2.16 通用定时器 (UTU) 特性

表 4-20 UTU 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{EXT}^{(1)}$	PWM_IO0~ PWM_IO1 输出频率	$f_{TIMxCLK}^{(2)}$	-	-	$f_{TIMxCLK}/2$	MHz
$t_{res(UTU)}$	定时器分辨时间	$f_{TIMxCLK}=64MHz$	-	15.625	-	ns
$t_{MAX_COUNT_UTU1}$	当选择内部时钟时, 32 位计数器的时钟周期	-	-	2^{32}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}=64MHz$	-	67.108864	-	s
$t_{MAX_COUNT_UTU2}$	当选择内部时钟时, 16 位计数器的时钟周期	-	-	2^{16}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}=64MHz$	-	1024	-	μs

(1). 设计保证。

(2). $f_{TIMxCLK}$ 的最大值为 64MHz。

4.2.17 霍尔定时器（HTU）特性

表 4-21 HTU 特性

符号	参数	条件	最小值	典型值	最大值	单位
$t_{res(HTU)}$	定时器分辨时间	$f_{TIMxCLK}=64MHz$	-	15.6	-	ns
t_{MAX_COUNT}	当选择内部时钟时，24 位计数器的时钟周期	-	-	2^{24}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}=64MHz$	-	262144	-	μs

(1). 设计保证。

(2). $f_{TIMxCLK}$ 的最大值为 64MHz。

4.2.18 串行外设接口（SPI）特性

 表 4-22 SPI 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位	
f_{SCK} ($1/t_{C(SCK)}$)	SPI 时钟频率	主模式	-	16	MHz	
		从模式	-	24		
$t_{r(SCK)}$	SPI 时钟上升时间	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	2.749	ns	
		$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	1.681	ns	
		$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	4.128	ns	
$t_{f(SCK)}$	SPI 时钟下降时间	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	2.071	ns	
		$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	1.168	ns	
		$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	3.39	ns	
$DuCy_{(SCK)}$	SPI 从设备输入时钟占空比	-	30	70	%	
$t_{SU(NSS)}$	NSS 建立时间	从模式	$4t_{pclk}$	-	ns	
$t_{H(NSS)}$	NSS 保持时间	从模式	$2t_{pclk} + 10$	-	ns	
$t_{W(SCKH)}$ $t_{W(SCKL)}$	SCK 高和低的时间	主模式，PCLK=64MHz，预分频系数=4	$2t_{pclk} - 2$	$2t_{pclk} + 1$	ns	
$t_{su(MI)}$	数据输入建立时间	主模式	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 pF$	9.815	-	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 pF$	9.733	-	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 pF$	11.974	-	ns
$t_{h(MI)}$	数据输入保持时间	主模式	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-7.073	-	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-7.022	-	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-9.133	-	ns
$t_{su(SI)}$			$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 pF$	-	9.74	ns

符号	参数	条件	最小值	最大值	单位	
	数据输入建立时间	从模式	$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	9.717	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	9.693	ns
$t_{h(SI)}$	数据输入保持时间	从模式	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	9.018	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	9.073	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	9.113	ns
$t_{v(MO)}$	数据输出有效时间	主模式 (使能边沿之后)	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	3.569	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	3.479	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	3.599	ns
$t_{h(MO)}$	数据输出保持时间	主模式 (使能边沿之后)	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-2.188	-	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	0	-	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-2.276	-	ns
$t_{v(SO)}$	数据输出有效时间	从模式 (使能边沿之后)	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	12.723	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	12.934	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	15.213	ns
$t_{h(SO)}$	数据输出保持时间	从模式 (使能边沿之后)	$V_{DD}=5V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	10.714	ns
			$V_{DD}=3.3V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	10.869	ns
			$V_{DD}=2.4V, V_{core}=1.5V, C_{LOAD} = 30 \text{ pF}$	-	12.95	ns

(1). 设计保证。

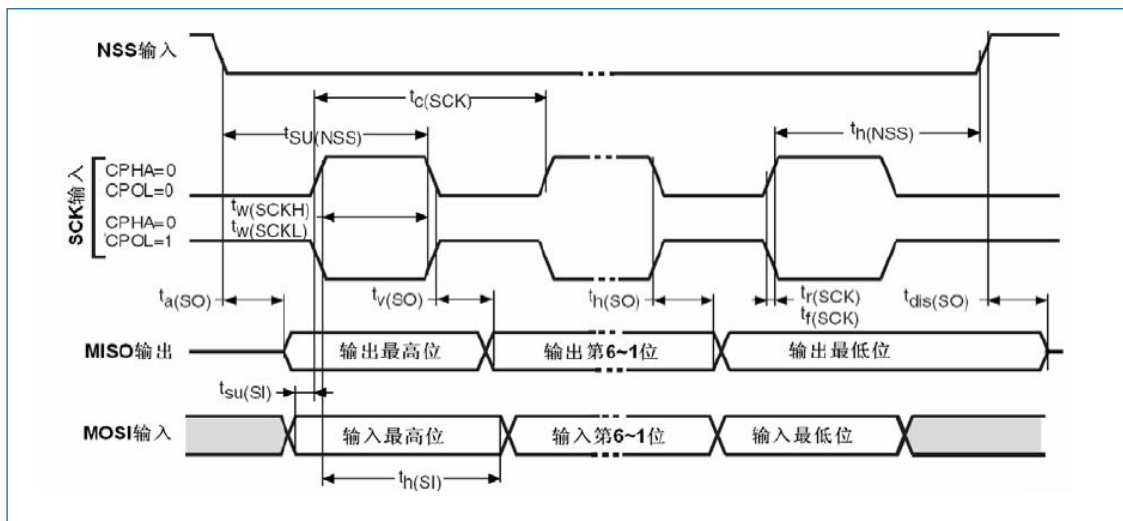


图 4-2 SPI 时序图 (从模式和 CPHA=0)

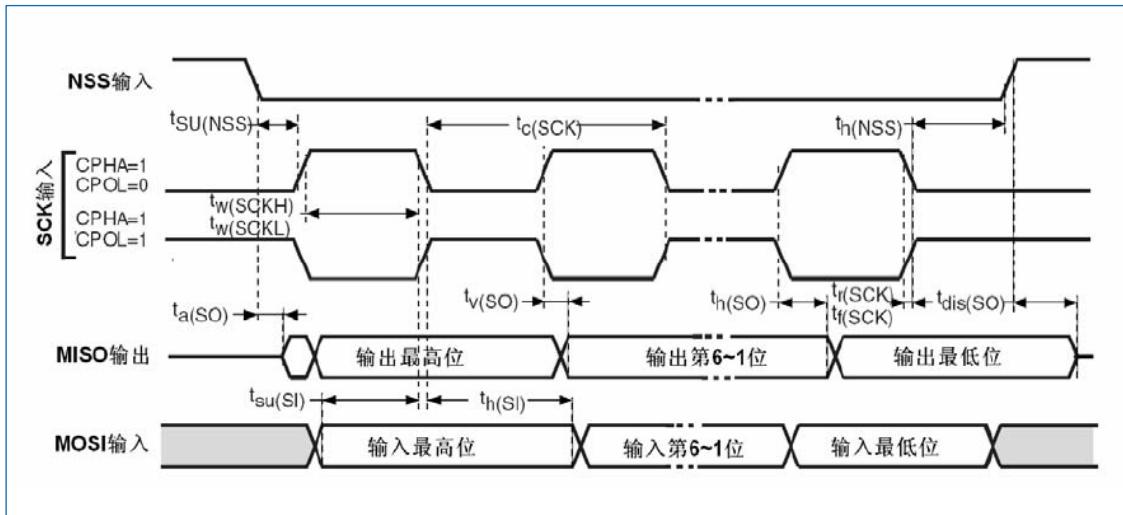


图 4-3 SPI 时序图（从模式和 CPHA=1）

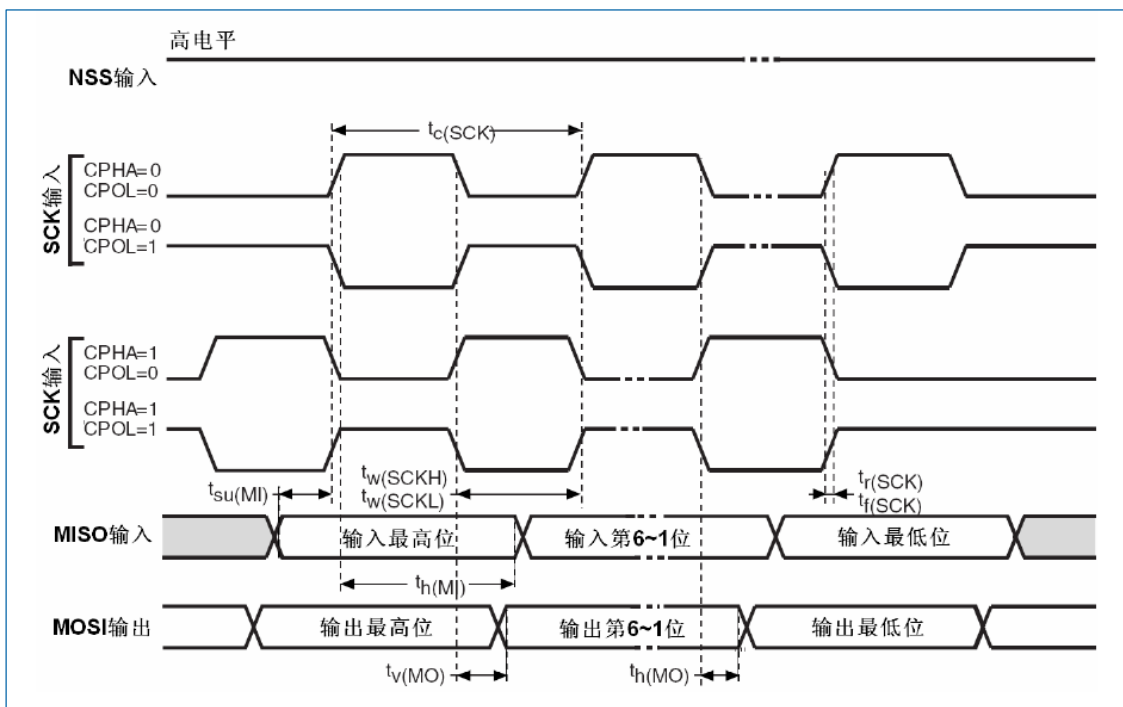


图 4-4 SPI 时序图（主模式）

4.2.19 模拟数字转换器（ADC）特性

表 4-23 ADC 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DD}	ADC 开启时的模拟电源电压	-	2.2	-	5.5	V
f_{ADC}	ADC 时钟频率	$V_{DD}=2.2\sim 2.7V$	-	-	16	MHz
		$V_{DD}=2.7\sim 5.5V$	-	-	32	MHz
$f_s^{(1)}$	采样频率	$f_{ADC} = 32 \text{ MHz}$	-	-	2.28	MSPS
$f_{TRIG}^{(1)}$	外部触发频率	$f_{ADC} = 32 \text{ MHz}$	-	-	1.88	MHz
		-	-	-	17	Cycles

符号	描述	条件	最小值	典型值	最大值	单位
$V_{AIN}^{(1)}$	转换电压范围	-	V_{SS}	-	V_{DD}	V
$R_{AIN}^{(1)}$	外部输入阻抗	-	-	-	见表 4-24	k Ω
$R_{ADC}^{(1)}$	采样开关电阻	-	-	-	0.305	k Ω
$C_{ADC}^{(1)}$	采样保持电容	-	-	4	-	pF
$t_s^{(1)}$	采样时间	$f_{ADC} = 32 \text{ MHz}$	1.5	-	55.5	Cycles
$t_{conv}^{(1)}$	总转换时间(包括采样时间)	12 位分辨率	14	-	68	Cycles

(1). 设计保证。

最大的输入阻抗 R_{AIN} 的计算公式需满足：

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

其中，N（分辨率）取值为 12， T_s 是 ADC 的采样周期数。

允许误差低于 1/4 LSB（Least Significant Bit, LSB）。

表 4-24 $f_{ADC}=32\text{MHz}$ 时输入阻抗最大值

采样周期 T_s (cycles)	采样时间 t_s (μs)	输入阻抗最大值 (k Ω)
1.5	0.05	0.9
2.5	0.08	1.71
3.5	0.11	2.51
4.5	0.14	3.32
5.5	0.17	4.12
6.5	0.2	4.93
7.5	0.23	5.73
8.5	0.27	6.54
13.5	0.42	10.56
28.5	0.89	22.64
41.5	1.3	33.11
55.5	1.73	44.38

表 4-25 ADC 精度

符号	参数 ⁽³⁾	测试条件 ⁽²⁾	最小值	最大值	单位
ET	总不可调整误差	$f_{ADC}=32\text{MHz}$	-6	6	LSB
EO	偏移误差	$f_{ADC}=32\text{MHz}$	-2	4	
EG	增益误差	$V_{DD}=5\text{V}$	-3	5	

符号	参数 ⁽³⁾	测试条件 ⁽²⁾	最小值	最大值	单位
ED	微分线性误差 ⁽¹⁾	输入阻抗<1kΩ	-1.5	1.5	
EL	积分线性误差 ⁽¹⁾	ADC 校准后测试	-3	+3	

(1). 设计保证。

(2). 全温度多样品测试结果。

(3). 参数说明如下：

- 总不可调整误差：实际传递曲线与理想传递曲线之间的最大偏差。
- 偏移误差：第一次实际转换与第一次理想转换之间的偏差。
- 增益误差：最后一次理想转变与最后一次实际转变之间的偏差。
- 微分线性误差：实际步距与理想步距之间的最大偏差。
- 积分线性误差：任何实际过渡与终点相关线之间的最大偏差。

说明：

- ADC 直流精度值在内部校准后测量。
- ADC 精度与负注入电流：应避免在任何标准（非鲁棒）模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入引脚上执行转换的精度。建议在可能注入负电流的标准模拟引脚上加一个肖特基二极管（引脚对地）。
- 在有限的 V_{DDA} 、频率和温度范围内可以获得更好的 ADC 性能。
- 数据基于表征结果，未在生产中测试。

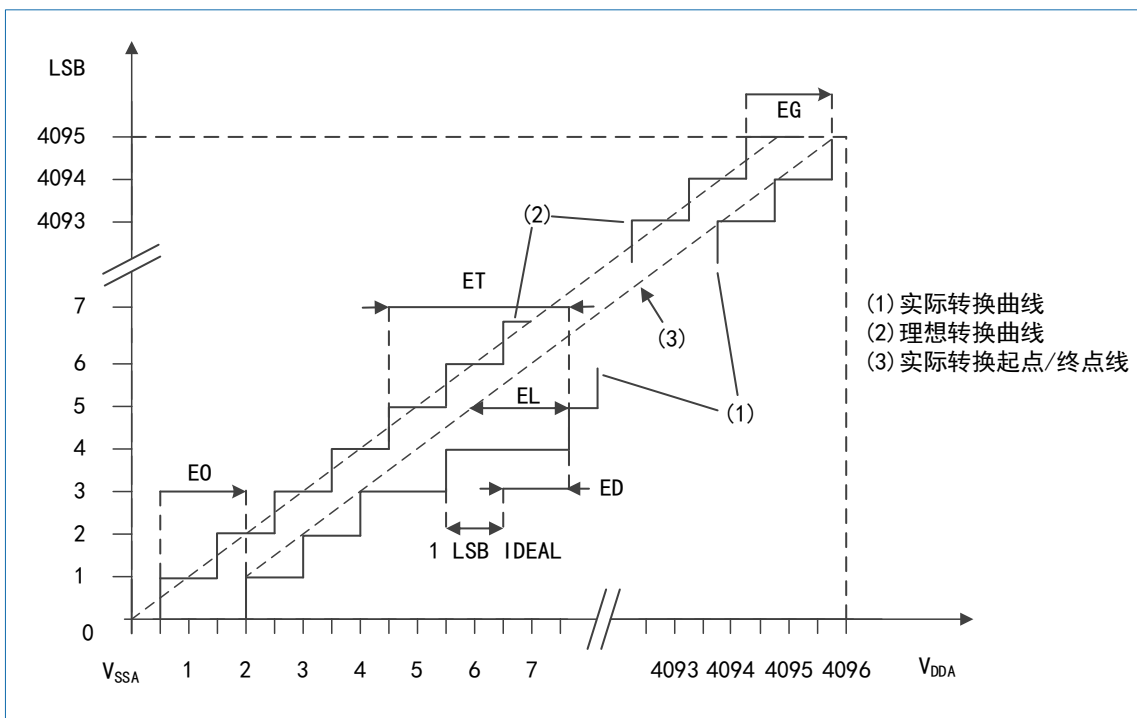


图 4-5 ADC 精度特征

说明：E0、ET、EG、EL、ED 所表示的参数描述，请参见表 4-25。

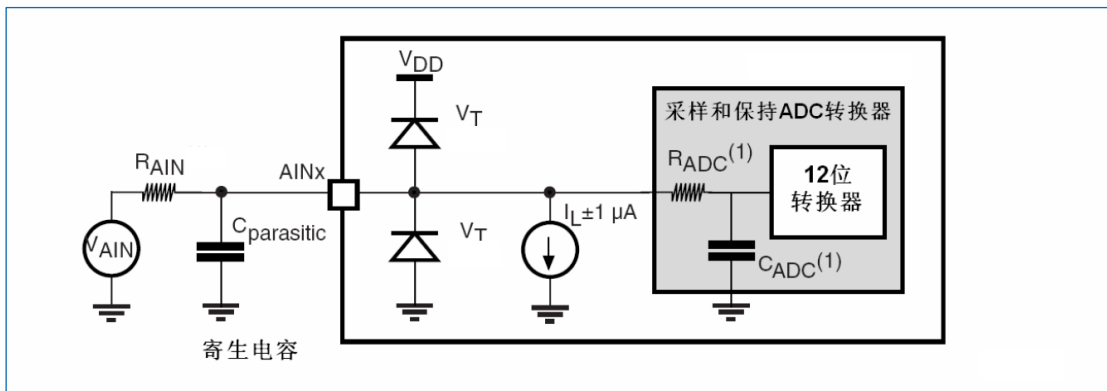


图 4-6 ADC 的典型连接图

(1) R_{ADC} 和 C_{ADC} 值参见表 4-23。

$C_{parasitic}$ 等于 PCB 电容（取决于焊接和 PCB 布局质量）加上 pad 电容（大约 7 pF）。切向值过高会降低转换精度。为了弥补这一点，应尽量减少 f_{ADC} 。

ADC 采样的 PCB 设计推荐：电源去耦应按 5.1 电源供电进行。为了保证 ADC 转换精度，10 nF 电容器推荐使用陶瓷电容，并尽可能靠近芯片放置。

4.2.20 VREFP 内部供电电压特性

芯片内部集成了 2.4V/3.6V 两个挡位的内部供电电压，为 ADC VREFP 供电。

注意：选 2.4V V_{REF} 作为 VREFP 内部供电电压时， V_{DD} 必须在 2.9V 以上；选 3.6V V_{REF} 时， V_{DD} 必须在 4V 以上。

表 4-26 VREFP 内部供电电压特性

符号	参数	条件	最小值	典型值 ⁽²⁾	最大值	单位
VREFP ⁽¹⁾	VREFP 内部供电电压	-40 ~ 105°C; $V_{DD}=2.9\sim 5.5V$	2.4	2.4	2.44	V
		-40 ~ 105°C; $V_{DD}=4\sim 5.5V$	3.59	3.6	3.66	V

(1). Trimming 完成后，多个样品实际测试结果。

(2). Trimming 的目标值。

4.2.21 电压分压器（VDIV）特性

表 4-27 VDIV 特性

项目	参数	条件	最小值	典型值	最大值	单位
V_{DD} ⁽¹⁾	VDIV 工作电压	-	2.2	-	5.5	V
R_O ⁽¹⁾⁽²⁾	输出阻抗	-	-	9	-	kΩ
VDIV_OUT ⁽³⁾	输出电压范围	-	V_{SS}	-	V_{DD}	V
$I_{operating}$	动作功耗	$V_{DD}=5V$	255.2	676.1	883.5	μA

(1). 设计保证。

- (2). VDIV 不带 buffer。
- (3). 轨到轨输出。

4.2.22 温度传感器 (TS) 特性

表 4-28 TS 特性

符号	参数	条件	最小值	典型值	最大值	单位
T _L	温度传感器线性误差	-40°C~105°C	-	-	±8	°C
V ₂₀	输出电压	20°C	378.73	413.14	436.10	mV
Avg_Slope	温度传感器斜率	-	-	1.1762	-	mV/°C

4.2.23 电压比较器 (CMP) 特性

表 4-29 CMP 特性

符号	描述	条件	最小值	典型值	最大值	单位
V _{DD} ⁽¹⁾	模拟电源电压	-	2.2	5	5.5	V
V _{com} ⁽¹⁾	输入共模电压	-	0.2	-	V _{DD} -0.2	V
V _{diff} ⁽¹⁾	输入差模电压	V _{DDA} =5V, V _{com} =2.5V 无迟滞	5	-	-	mV
V _{hy} ⁽¹⁾	滞回电压	挡位 1	-	0	-	mV
		挡位 2	-	10	-	
		挡位 3	-	30	-	
		挡位 4	-	60	-	
I _{OP} ⁽¹⁾	静态工作电流	V _{DD} =5V	97.82	142.90	158.20	μA
T _{dly} ⁽¹⁾	输出延迟	上升沿	12.00	15.20	31.34	ns
		下降沿	16.62	29.58	44.11	

- (1). 设计保证。

4.2.24 运算放大器 (PGA) 特性

表 4-30 PGA 特性

符号	描述	条件	最小值	典型值	最大值	单位
V _{DD} ⁽¹⁾	模拟电源电压	-	2.2	5	5.5	V
V _{OUT}	输出电压	-	V _{SS}	-	V _{DD}	V
CMIR ⁽¹⁾	输入共模电压	-	0	-	5.5	V
I _{bias} ⁽¹⁾	输入偏置电流	-	0.8	1	1.2	μA
I _{load}	输出电流	R _L =100Ω, V _{DD} =5V	-	10	-	mA

符号	描述	条件	最小值	典型值	最大值	单位
I_q	工作电流	无负载, 静态模式	780	970	1100	μA
$I_l^{(1)}$	泄漏电流	运放关闭	480	700	1780	nA
V_{os}	输入偏置电压	校准前	-	± 50	-	mV
		校准后, $VIP=0.5*V_{DD}$	-	0.638	-	
		校准后, $VIP=0.2V$	-	2.29	-	
CMRR ⁽¹⁾	共模抑制比	-	51	-	145	dB
PSRR_min ⁽¹⁾	电源抑制比	Buffer 模式	-95.28	-64.89	-51.60	dB
		单端 4 倍	-52.43	-47.52	-31.99	
		单端 8 倍	-28.31	-40.82	-70.61	
		单端 12 倍	-60.04	-37.17	-24.78	
		单端 20 倍	-59.98	-32.77	-20.44	
		单端 40 倍	-49.88	-27.13	-15.73	
		差分 4 倍	-75.84	-46.59	-35.66	
		差分 8 倍	-73.15	-40.49	-27.98	
		差分 12 倍	-71.49	-37.01	-24.45	
		差分 20 倍	-68.98	-32.69	-20.08	
		差分 40 倍	-65.08	-26.97	-14.72	
PSRR_max ⁽¹⁾	电源抑制比	Buffer 模式	-3.83	-2.86	-1.79	dB
		单端 4 倍	-1.78	-1.28	-0.89	
		单端 8 倍	-2.67	-2.49	-2.05	
		单端 12 倍	-3.08	-2.80	-2.57	
		单端 20 倍	-3.31	-3.08	-2.80	
		单端 40 倍	-3.40	-3.15	-2.92	
		差分 4 倍	-2.16	-1.65	-0.91	
		差分 8 倍	-3.49	-3.17	-2.84	
		差分 12 倍	-3.82	-3.59	-3.38	
		差分 20 倍	-3.87	-3.67	-3.48	
		差分 40 倍	-3.70	-3.50	-3.28	
GBW	带宽	单端 1 倍	8.2710	24.5400	41.7400	MHz

符号	描述	条件	最小值	典型值	最大值	单位
		单端 4 倍	3.1170	4.4770	6.2090	
		单端 8 倍	1.6840	2.4690	3.4800	
		单端 12 倍	1.1390	1.6720	2.3690	
		单端 20 倍	0.6963	1.0190	1.4460	
		单端 40 倍	0.3647	0.5297	0.7505	
		差分 4 倍	3.1560	4.5500	6.3330	
		差分 8 倍	1.6890	2.4750	3.4930	
		差分 12 倍	1.1420	1.6720	2.3710	
		差分 20 倍	0.6992	1.0190	1.4460	
		差分 40 倍	0.37	0.53	0.75	
SR_rise	正摆率	Gain=1	14.29	15.85	17.62	V/ μ s
		Gain=4	17.73	18.11	22.15	
		Gain=8	9.27	18.79	24.49	
		Gain=12	5.87	14.31	19.93	
		Gain=20	3.43	9.15	13.79	
		Gain=40	1.69	4.67	7.16	
SR_fall	负摆率	Gain=1	14.54	17.08	19.85	V/ μ s
		Gain=4	14.82	17.48	20.02	
		Gain=8	9.15	15.98	19.53	
		Gain=12	6.05	13.25	17.21	
		Gain=20	3.52	9.35	13.38	
		Gain=40	1.77	4.85	7.50	
ϕ	相位裕度	Buffer 模式	44.90	64.28	87.58	Deg
		单端 4 倍	56.07	61.68	65.30	
		单端 8 倍	75.78	78.97	80.75	
		单端 12 倍	82.17	84.09	84.99	
		单端 20 倍	86.15	87.23	87.63	
		单端 40 倍	88.01	88.84	89.14	
		差分 4 倍	55.54	61.54	65.38	
		差分 8 倍	75.95	78.86	80.62	

符号	描述	条件	最小值	典型值	最大值	单位
		差分 12 倍	82.25	83.98	84.86	
		差分 20 倍	86.17	87.13	87.55	
		差分 40 倍	87.98	88.76	89.14	
PGA gain	PGA 闭环增益	Buffer 模式	-	0.99	-	times
		单端 4 倍	-	3.90	-	
		单端 8 倍	-	7.72	-	
		单端 12 倍	-	11.47	-	
		单端 20 倍	-	18.74	-	
		单端 40 倍	-	35.83	-	
		差分 4 倍	-	3.20	-	
		差分 8 倍	-	7.16	-	
		差分 12 倍	-	10.78	-	
		差分 20 倍	-	18.4	-	
		差分 40 倍	-	35.67	-	

(1). 设计保证。

PGA 差分增益推导图以及表格

推导过程：

$$A_PGA_O = (((VREF/2 - A_VP) * VREF_GAIN + A_VP) - A_VN) * PGA_GAIN + A_VN$$

固定 A_PGA_O 为 $VREF/2$ ，即 $A_VP, A_VN = 0$ 时：

$$VREF/2 = VREF/2 * VREF_GAIN * PGA_GAIN$$

可得： $PGA_GAIN = 1/VREF_GAIN$ 。

化简： $A_PGA_O = VREF/2 + (PGA_GAIN - 1) * (A_VP - A_VN)$

$$REAL_GAIN = PGA_GAIN - 1$$

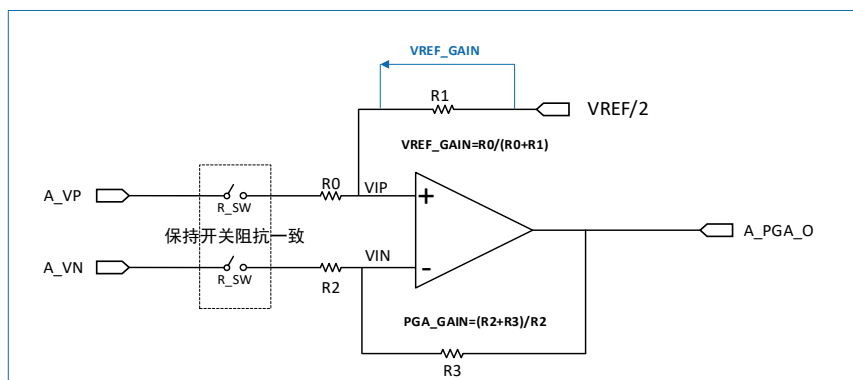


图 4-7 PGA 差分增益推导图

表 4-31 PGA 内部电阻设计特性

PGA_GAIN 挡位 (倍)	R0+R_SW (k Ω)	R1 (k Ω)	VREF_GAIN (倍)	R2+R_SW (k Ω)	R3 (k Ω)	单端实际放大倍数
4	32.05	95.25	0.2517	32.05	95.25	3.972
8	16.18	111.1	0.1271	16.17	111.1	7.870
12	10.88	116.4	0.0854	10.88	116.4	11.70
20	6.650	120.7	0.0522	6.650	120.7	19.14
40	3.475	123.8	0.0273	3.475	123.8	36.63

5 典型电路

5.1 电源供电

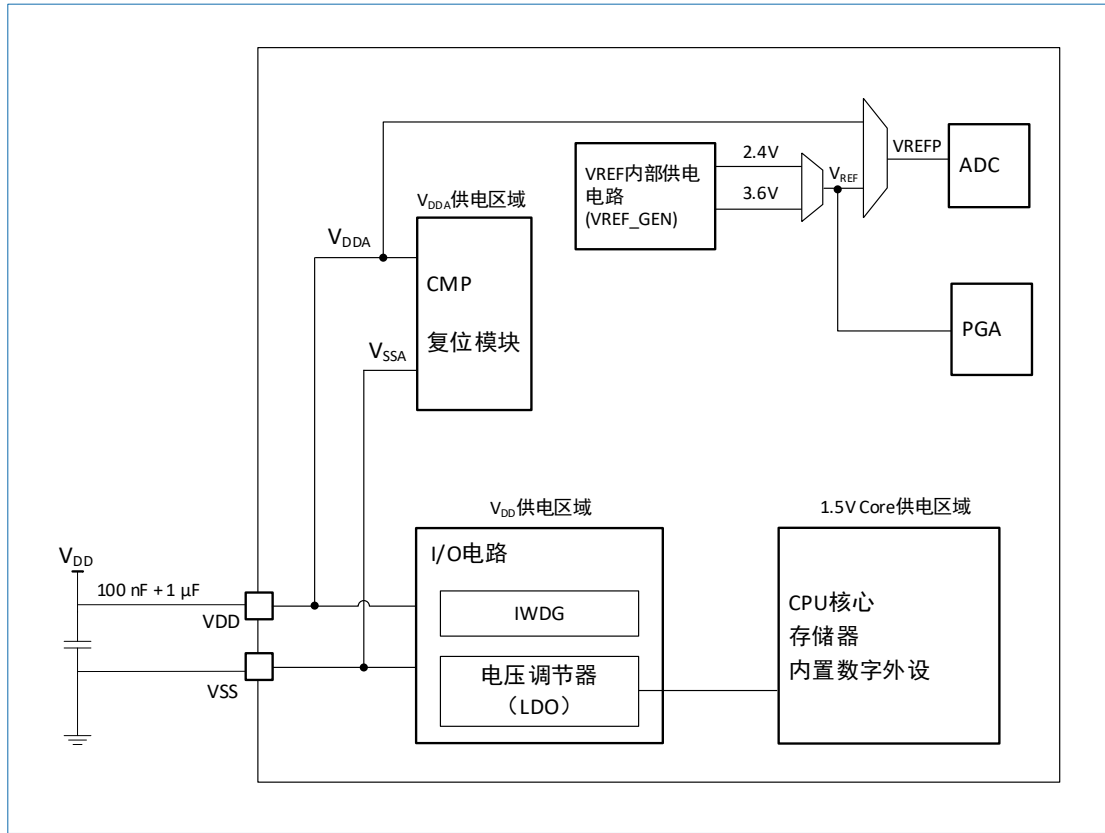


图 5-1 电源框图

5.2 典型应用电路

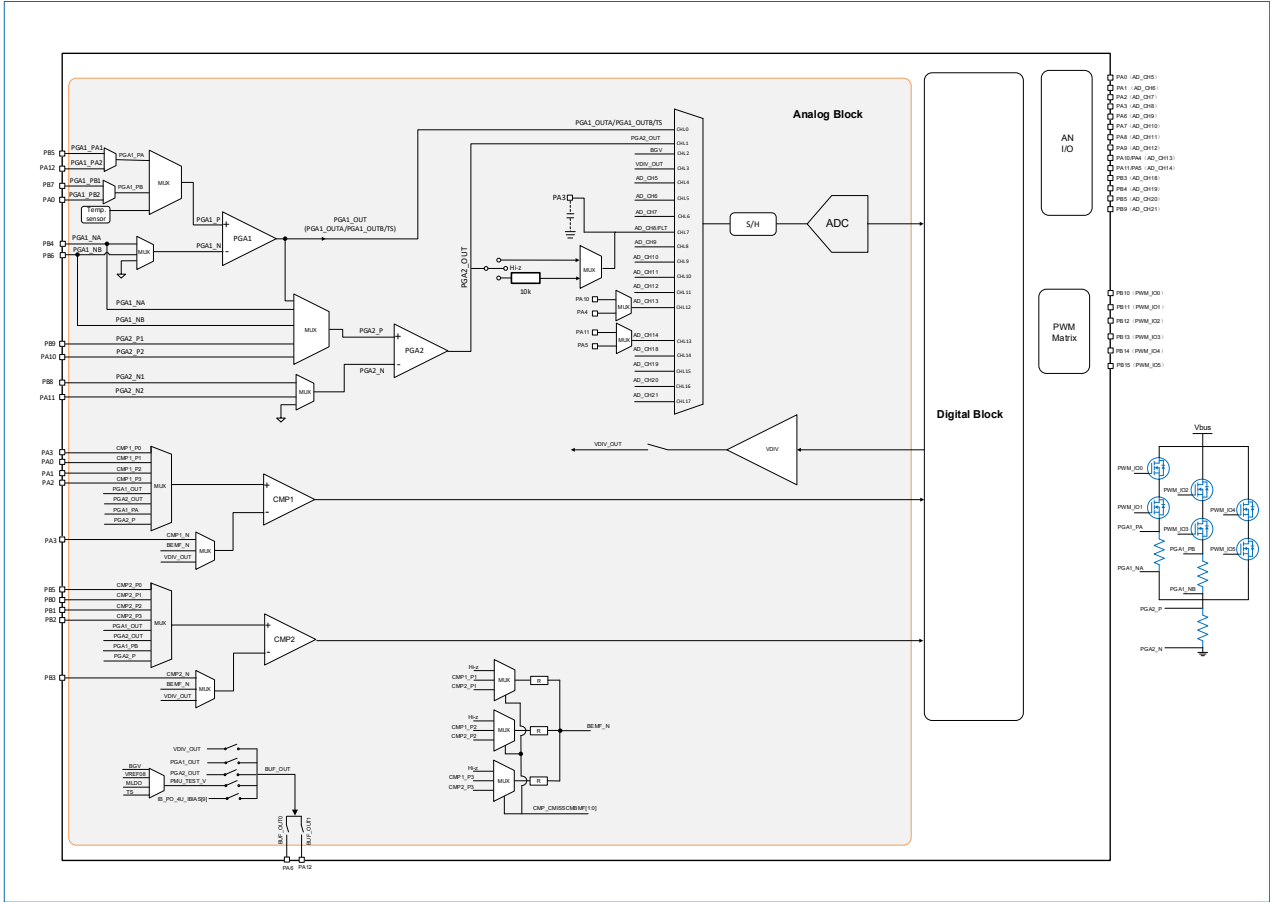


图 5-2 典型应用电路

6 引脚定义

该系列芯片定义了 QFN32、QFN28、TSSOP28、TSSOP20、QFN20 封装。本章介绍了各封装的引脚定义。

6.1 QFN32 封装

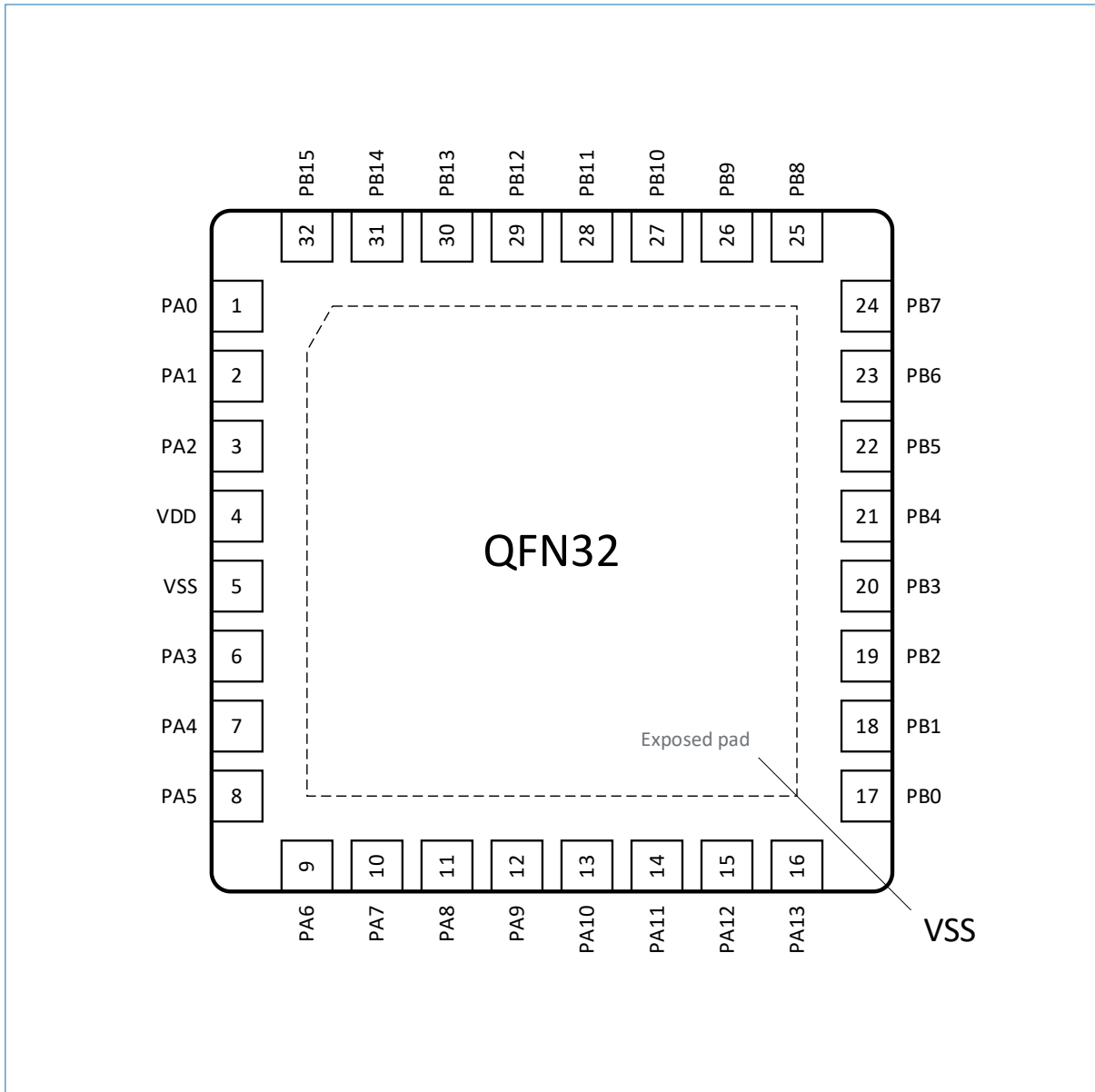


图 6-1 QFN32 封装引脚排列

6.2 QFN28 封装

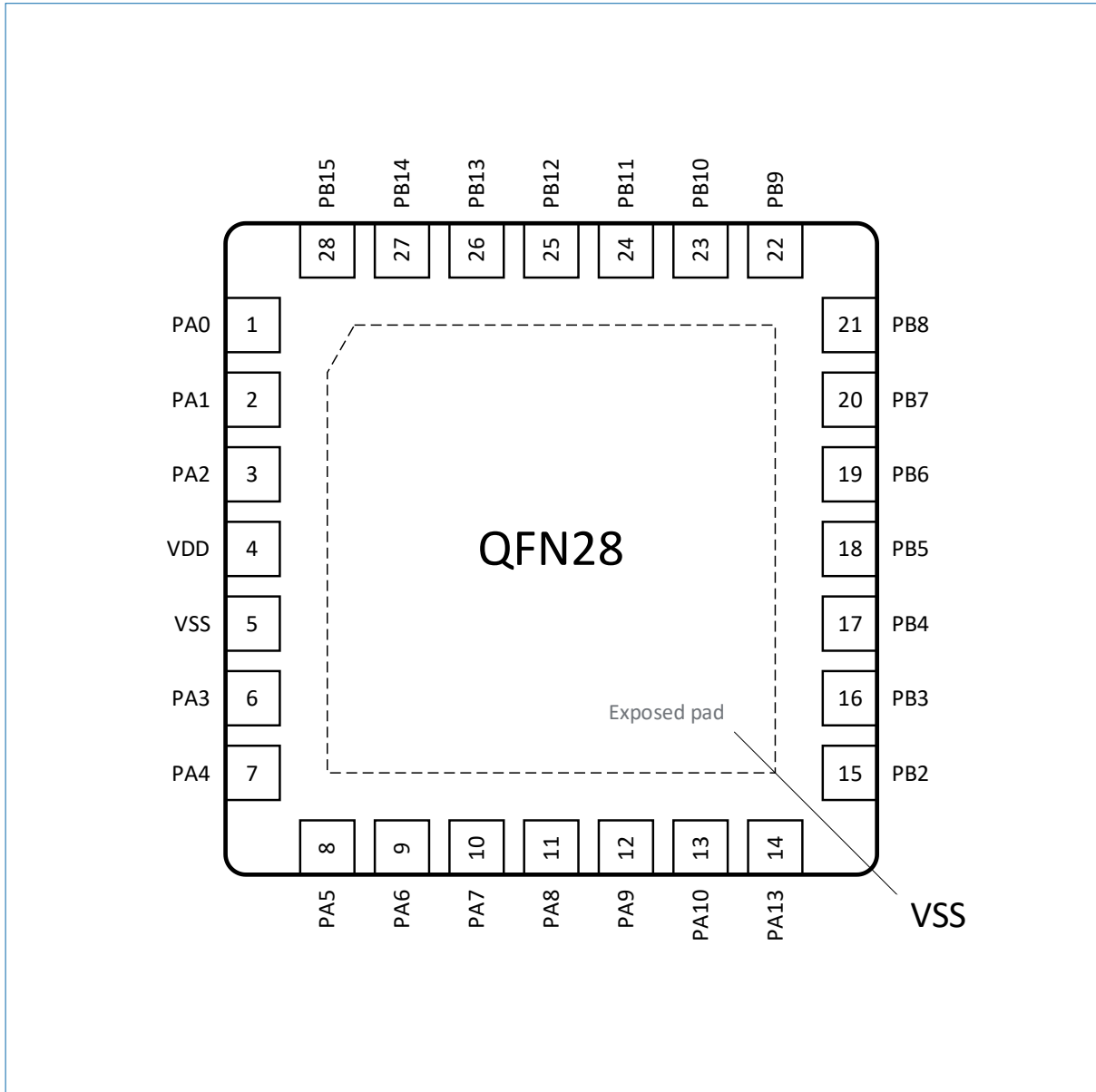


图 6-2 QFN28 封装引脚排列

6.3 TSSOP28 封装

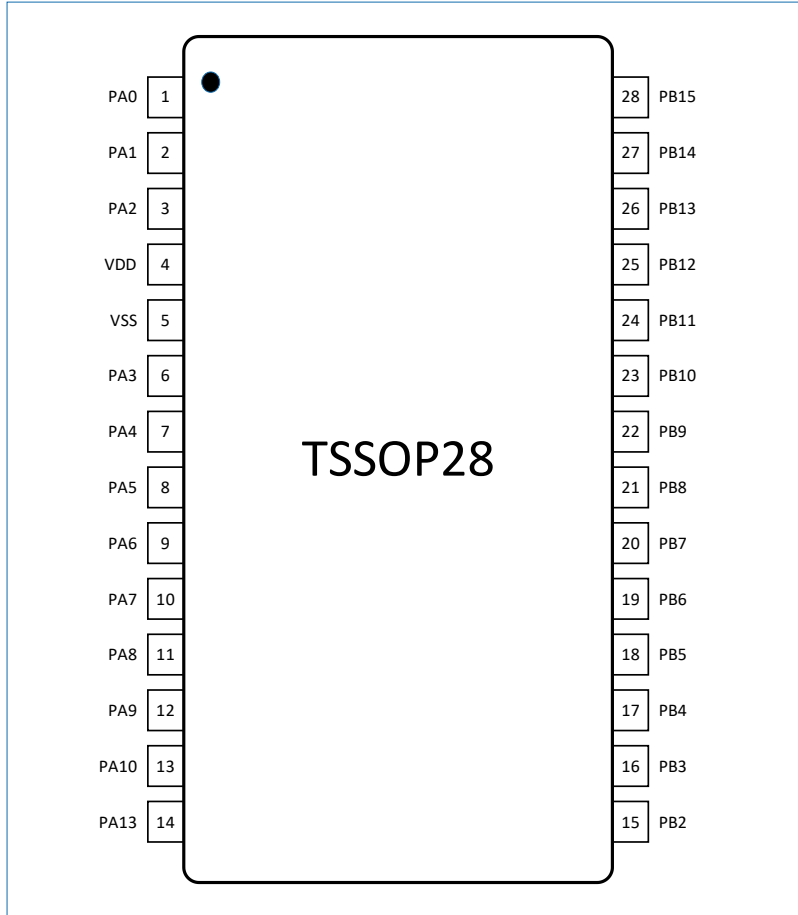


图 6-3 TSSOP28 封装引脚排列

6.4 TSSOP20 封装

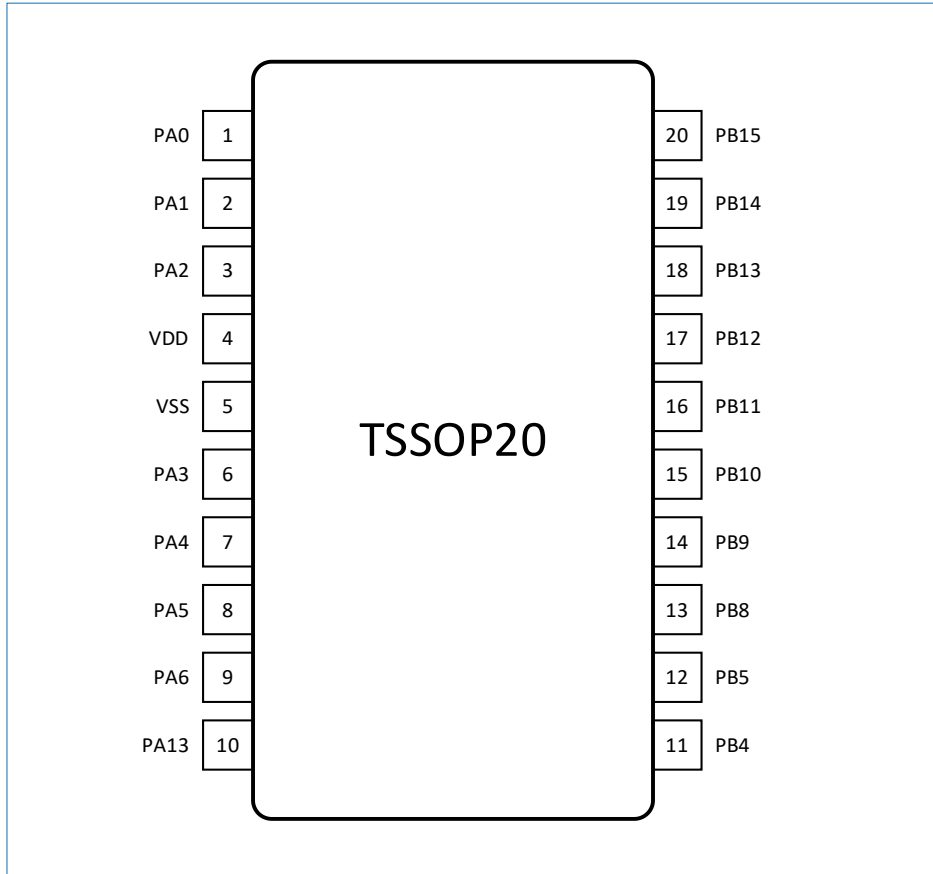


图 6-4 TSSOP20 封装引脚排列

6.5 QFN20 封装

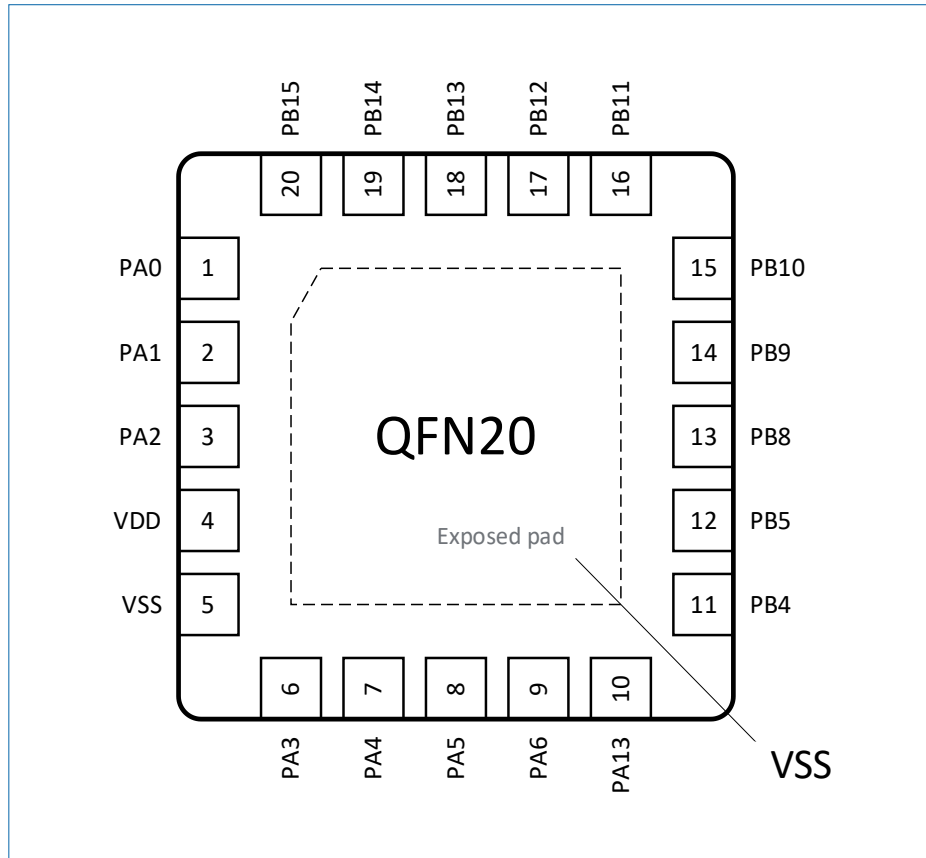


图 6-5 QFN20 封装引脚排列

6.6 各封装的引脚定义

表 6-1 各封装的引脚定义

QFN32	QFN28	TSSOP28	QFN20	TSSOP20	引脚名称 (复位后 默认功 能)	引脚 类型 (¹)	是否支持 5V 耐受	引脚复用功能 (²)	引脚附加功能
0	0	-	0	-	VSS	S	-	数字地 (引脚 0 为 QFN 封装底部的散热焊盘)	
1	1	1	1	1	PA0	I/O	-	RCC_CLK1 Hall_A UART1_TX (³)	AD_CH5 CMP1_P1 PGA1_PB2
2	2	2	2	2	PA1	I/O	-	RCC_MCO UTI0U1B Hall_B UART1_RX	AD_CH6 CMP1_P2
3	3	3	3	3	PA2	I/O	-	UBK11 Hall_C ADC_IP_TEST_LV	AD_CH7 CMP1_P3
4	4	4	4	4	VDD	S	-	数字电源供电	
5	5	5	5	5	VSS	S	-	地	

QFN32	QFN28	TSSOP28	QFN20	TSSOP20	引脚名称 (复位后 默认功 能)	引脚 类型 (¹)	是否支持 5V 耐受	引脚复用功能 ⁽²⁾	引脚附加功能
6	6	6	6	6	PA3	I/O	-	ATU_BKIN0 UBKI2 ADC_Trigo	AD_CH8 CMP1_N CMP1_PO
7	7	7	7	7	PA4 (SWCLK)	I/O	-	SWCLK UTIOU1A UART2_TX I2C1_SCL PWM_DIR	AD_CH13
8	8	8	8	8	PA5 (SWDIO)	I/O	-	RCC_MCO SWDIO UTIOU2A UART2_RX I2C1_SDA	AD_CH14
9	9	9	9	9	PA6	I/O	-	UTIOU1B UART2_RX I2C1_SCL CMP1_Out	AD_CH9 BUF_OUT0
10	10	10	-	-	PA7	I/O	-	UTIOU1A UART2_TX I2C1_SDA CMP2_Out	AD_CH10
11	11	11	-	-	PA8	I/O	-	ATU_BKIN0 UART2_RX SPI1_MISO	AD_CH11
12	12	12	-	-	PA9	I/O	-	ATU_BKIN1 UART1_TX SPI1_MOSI	AD_CH12
13	13	13	-	-	PA10	I/O	-	SPI1_CLK	AD_CH13 PGA2_P2
14	-	-	-	-	PA11	I/O	-	UBKI1 ADC_Trigo	AD_CH14 PGA2_N2
15	-	-	-	-	PA12	I/O	-	UTIOU2A CMP1_Out	PGA1_PA2 BUF_OUT1
16	14	14	10	10	PA13 (NRST)	I/O	-	UTIOU2B UART1_TX ADC_Trigo	NRST
17	-	-	-	-	PB0	I/O	-	ATU_BKIN0 Hall_A UART2_TX ADC_Trigo	CMP2_P1

QFN32	QFN28	TSSOP28	QFN20	TSSOP20	引脚名称 (复位后 默认功 能)	引脚 类型 (¹)	是否支持 5V 耐受	引脚复用功能 (²)	引脚附加功能
18	-	-	-	-	PB1	I/O	-	ATU_BKIN1 Hall_B UART2_RX	CMP2_P2
19	15	15	-	-	PB2	I/O	-	UBKI2 Hall_C I2C1_SDA	CMP2_P3
20	16	16	-	-	PB3	I/O	-	I2C1_SCL SPI1_CS PWM_DIR	AD_CH18 CMP2_N
21	17	17	11	11	PB4	I/O	-	RCC_MCO ATU_BKIN1 UTI0U2A I2C1_SDA SPI1_MOSI	AD_CH19 PGA1_NA
22	18	18	12	12	PB5	I/O	-	ATU_BKIN0 UTI0U2B I2C1_SCL SPI1_MISO	AD_CH20 CMP2_P0 PGA1_PA1
23	19	19	-	-	PB6	I/O	-	UTI0U1A SPI1_MOSI	PGA1_NB
24	20	20	-	-	PB7	I/O	-	UTI0U1B SPI1_MISO	PGA1_PB1
25	21	21	13	13	PB8	I/O	-	UBKI2 SPI1_CS	PGA2_N1
26	22	22	14	14	PB9	I/O	-	SPI1_CLK	AD_CH21 PGA2_P1
27	23	23	15	15	PB10	I/O	-	PWM_IO0 UTI0U2A	-
28	24	24	16	16	PB11	I/O	-	PWM_IO1 UTI0U2B	-
29	25	25	17	17	PB12	I/O	-	PWM_IO2 UART1_RX SPI1_MOSI	-
30	26	26	18	18	PB13	I/O	-	PWM_IO3 UART1_TX SPI1_MISO	-
31	27	27	19	19	PB14	I/O	-	PWM_IO4 UART2_RX SPI1_CS	-

QFN32	QFN28	TSSOP28	QFN20	TSSOP20	引脚名称 (复位后 默认功 能)	引脚 类型 (¹)	是否支持 5V 耐受	引脚复用功能 ⁽²⁾	引脚附加功能
32	28	28	20	20	PB15	I/O	-	RCC_CLK2 PWM_IO5 UART2_TX SPI1_CLK	-

(1) I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2) 引脚复用功能，请参考“6.7 引脚复用 (AF) 功能表”。

(3) UART1 和 UART2 均支持 TX 和 RX 的引脚功能互换。

不同封装和具体型号对应关系请参照下表：

表 6-2 不同封装和具体型号对应关系表

封装	具体型号
QFN32	HK32M070K6U7
QFN28	HK32M070G6U7
TSSOP28	HK32M070G6P7
TSSOP20	HK32M070F6P7
QFN20	HK32M070F6U7

6.7 引脚复用 (AF) 功能表

表 6-3 引脚复用功能表

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	-	Hall_A	-	UART1_TX ⁽¹⁾	-	-	-	RCC_CLK1
PA1	-	Hall_B	UTIOU1B	UART1_RX	-	-	-	RCC_MCO
PA2	-	Hall_C	UBK1	-	-	-	-	-
PA3	ATU_BKIN0	-	UBK2	-	-	-	-	ADC_Trigo
PA4	SWCLK	-	UTIOU1A	UART2_TX	I2C1_SCL	-	-	PWM_DIR
PA5	SWDIO	-	UTIOU2A	UART2_RX	I2C1_SDA	-	-	RCC_MCO
PA6	-	-	UTIOU1B	UART2_RX	I2C1_SCL	-	-	CMP1_Out
PA7	-	-	UTIOU1A	UART2_TX	I2C1_SDA	-	-	CMP2_Out
PA8	ATU_BKIN0	-	-	UART2_RX	-	SPI1_MISO	-	
PA9	ATU_BKIN1	-	-	UART1_TX	-	SPI1_MOSI	-	
PA10	-	-	-	-	-	SPI1_CLK	-	-
PA11	-	-	UBK1	-	-	-	-	ADC_Trigo
PA12	-	-	UTIOU2A	-	-	-	-	CMP1_Out

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA13	-	-	UTIOU2B	UART1_TX	-	-	-	ADC_Trigo
PB0	ATU_BKIN0	Hall_A	-	UART2_TX	-	-	-	ADC_Trigo
PB1	ATU_BKIN1	Hall_B	-	UART2_RX	-	-	-	-
PB2	-	Hall_C	UBKI2	-	I2C1_SDA	-	-	-
PB3	-	-	-	-	I2C1_SCL	SPI1_CS	-	PWM_DIR
PB4	ATU_BKIN0	-	UTIOU2A	-	I2C1_SDA	SPI1_MOSI	-	RCC_MCO
PB5	ATU_BKIN1	-	UTIOU2B	-	I2C1_SCL	SPI1_MISO	-	-
PB6	-	-	UTIOU1A	-	-	SPI1_MOSI	-	-
PB7	-	-	UTIOU1B	-	-	SPI1_MISO	-	-
PB8	-	-	UBKI2	-	-	SPI1_CS	-	-
PB9	-	-	-	-	-	SPI1_CLK	-	-
PB10	PWM_IO0	-	UTIOU2A	-	-	-	-	-
PB11	PWM_IO1	-	UTIOU2B	-	-	-	-	-
PB12	PWM_IO2	-	-	UART1_RX	-	SPI1_MOSI	-	-
PB13	PWM_IO3	-	-	UART1_TX	-	SPI1_MISO	-	-
PB14	PWM_IO4	-	-	UART2_RX	-	SPI1_CS	-	-
PB15	PWM_IO5	-	-	UART2_TX	-	SPI1_CLK	-	RCC_CLK2

上表说明：UART1 和 UART2 均支持 TX 和 RX 的引脚功能互换。

7 封装参数

7.1 封装尺寸

7.1.1 QFN32 封装

QFN32 为 5.0 mm x 5.0 mm，0.5 mm 间距的封装。

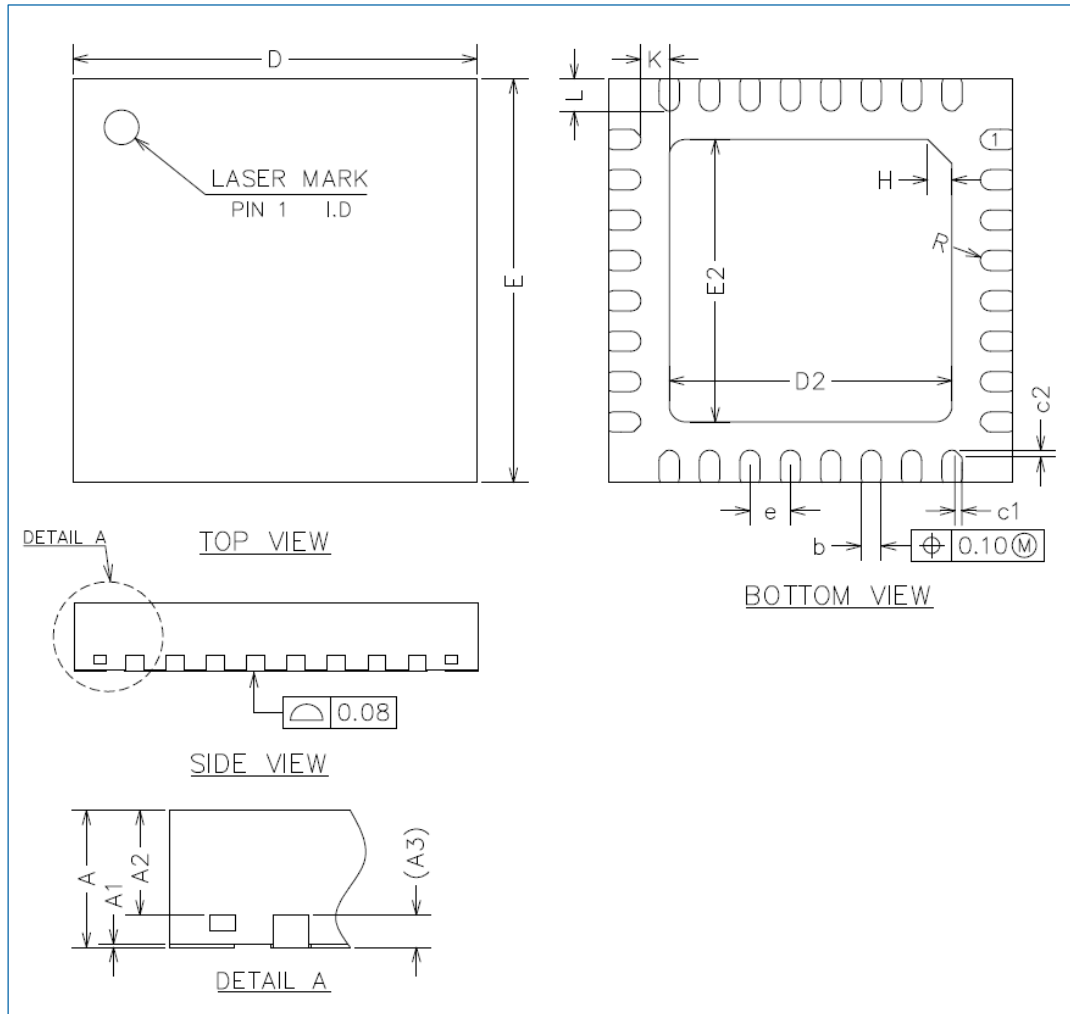


图 7-1 QFN32 封装尺寸图

表 7-1 QFN32 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20 REF		
b	0.20	0.25	0.30

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.40	3.50	3.60
E2	3.40	3.50	3.60
e	0.40	0.50	0.60
H	0.30 REF		
K	0.35 REF		
L	0.35	0.40	0.45

7.1.2 QFN28 封装

QFN28 为 4.0 mm x 4.0 mm，0.4 mm 间距的封装。

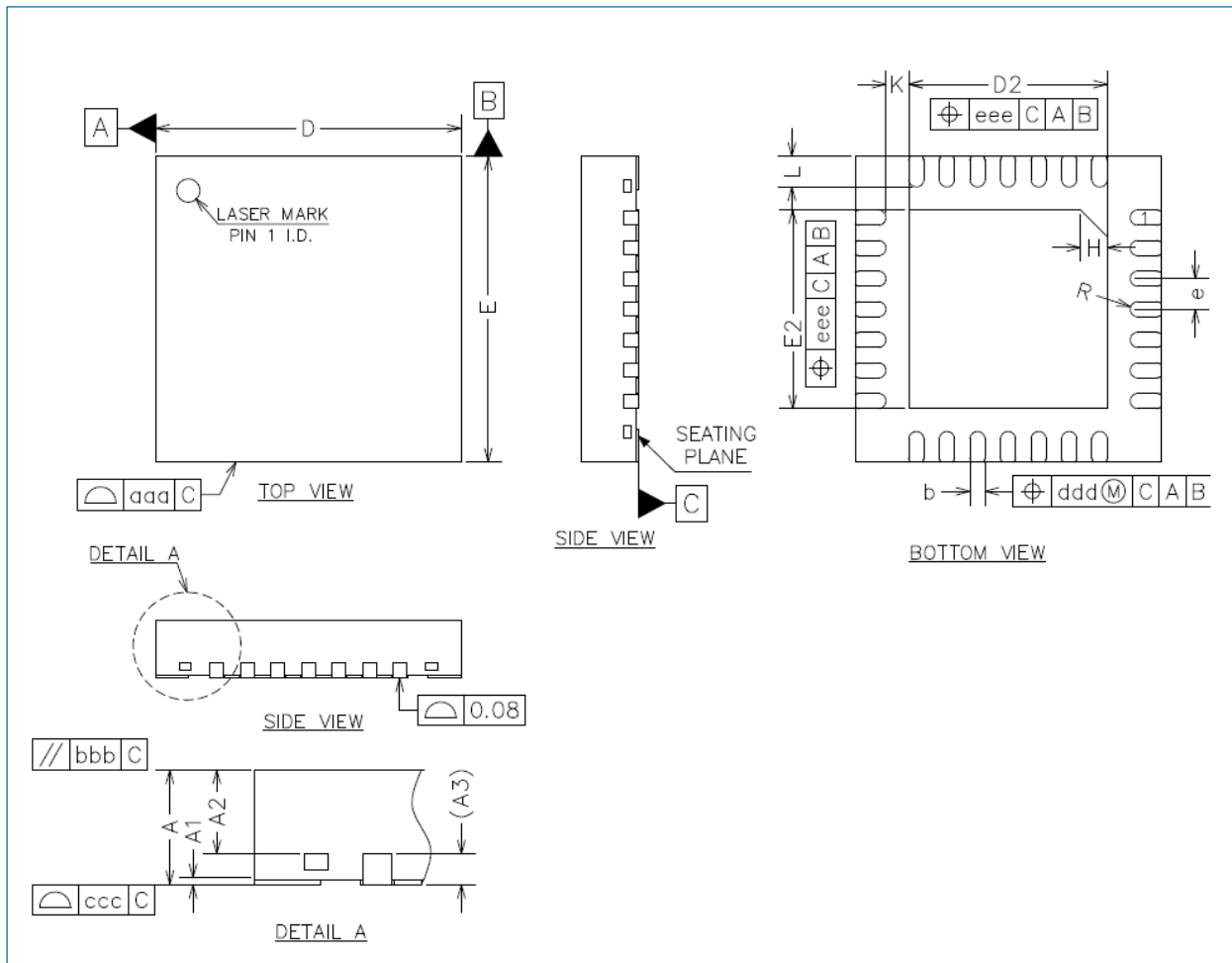


图 7-2 QFN28 封装尺寸图

表 7-2 QFN28 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.5	0.55	0.60
A3	0.20 REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.50	2.60	2.70
E2	2.50	2.60	2.70
e	0.3	0.4	0.5
H	0.35 REF		
K	0.30 REF		
L	0.35	0.40	0.45

7.1.3 TSSOP28 封装

TSSOP28 为 9.70 mm x 4.40 mm，0.65 mm 间距的封装。

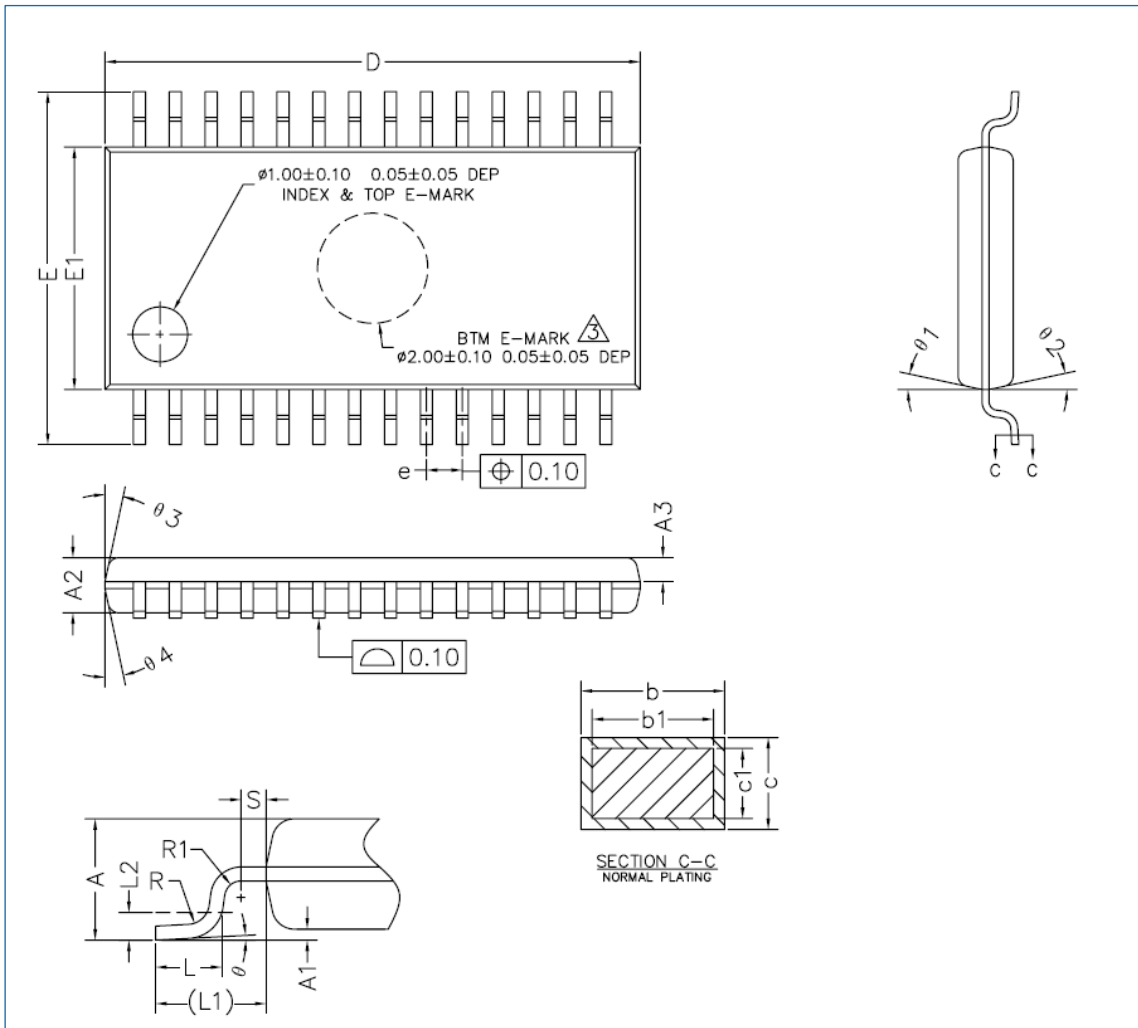


图 7-3 TSSOP28 封装尺寸图

表 7-3 TSSOP28 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.20
A1	0.05	0.08	0.12
A2	0.90	1.00	1.05
A3	0.34	0.44	0.54
b	0.20	-	0.29
b1	0.19	0.22	0.25
c	0.13	-	0.18
c1	0.12	0.13	0.14
D	9.60	9.7	9.80
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
L	0.45	0.60	0.75
L1	1.00 BSC		
θ	0°	--	8°

7.1.4 TSSOP20 封装

TSSOP20 为 6.50 mm x 4.40 mm，0.65 mm 间距的封装。

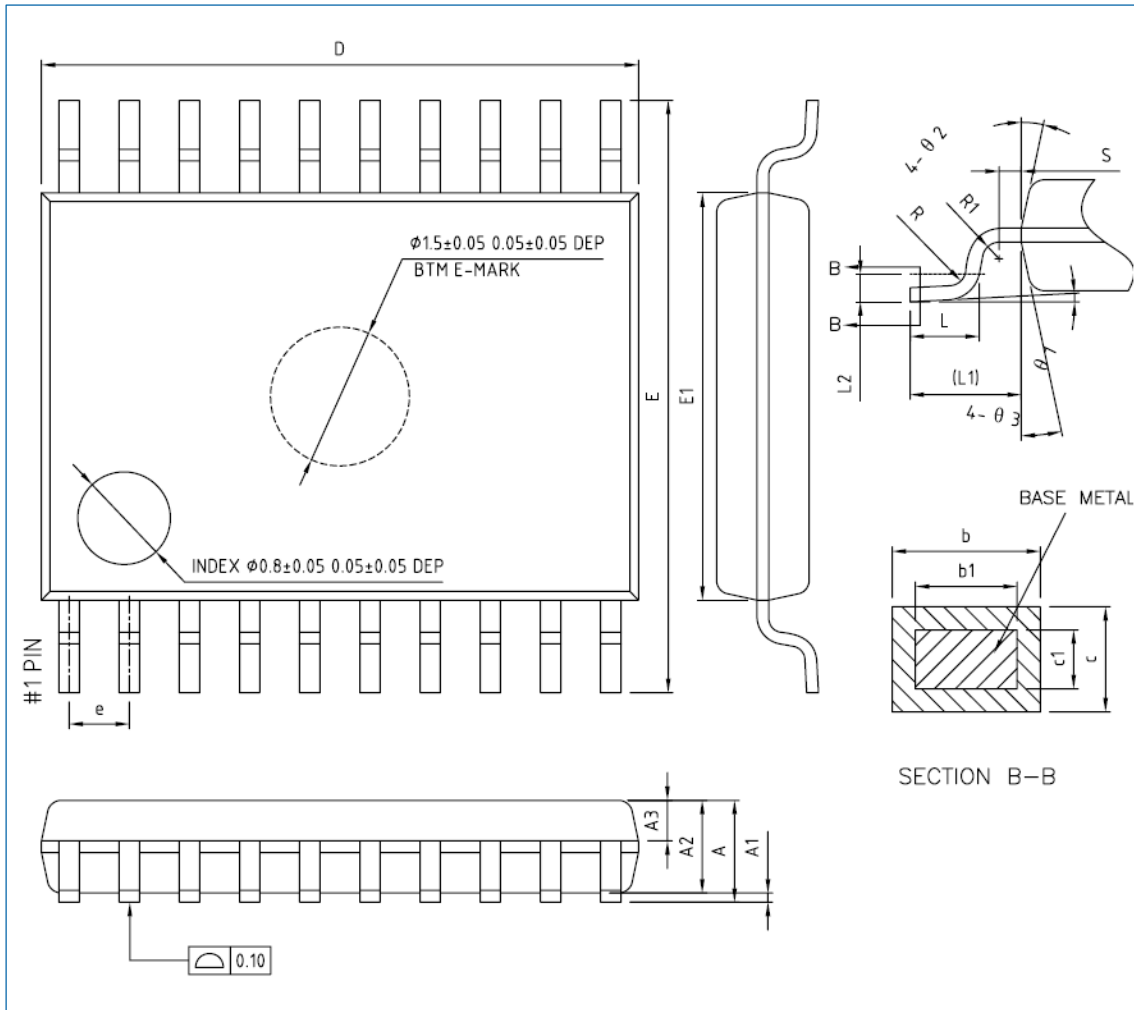


图 7-4 TSSOP20 封装尺寸图

表 7-4 TSSOP20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	1.0	-	1.20
A1	0.05	-	0.15
A2	0.90	0.95	1.00
A3	0.34	0.44	0.54
b	0.20	-	0.28

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
b1	0.20	0.22	0.24
c	0.10	-	0.19
c1	0.10	0.13	0.15
D	6.40	6.50	6.60
E	6.25	6.40	6.60
E1	4.30	4.40	4.50
L	0.45	0.60	0.75
e	0.65 BSC		
L2	0.25 BSC		
R	0.09	-	-
L1	1.00 REF		
θ	0°	-	8°

7.1.5 QFN20 封装

QFN20 为 4.0 mm x 4.0 mm，0.50 mm 间距的封装。

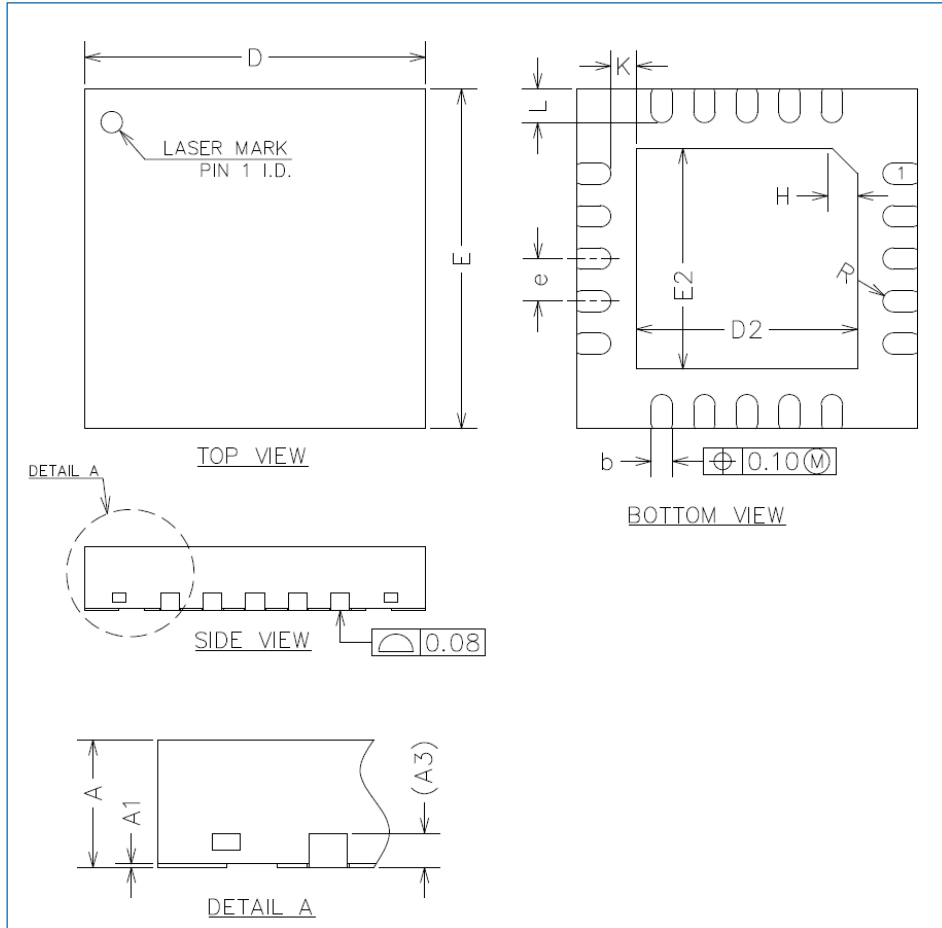


图 7-5 QFN20 封装尺寸图

表 7-5 QFN20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.50	2.60	2.70
E2	2.50	2.60	2.70
e	0.4	0.5	0.6
H	0.30 REF		
L	0.35	0.40	0.45

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-6 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 QFN32 5*5 封装丝印

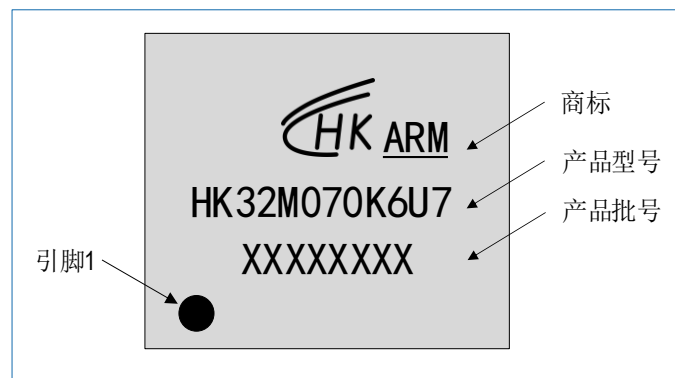


图 7-6 QFN32 HK32M070K6U7 丝印示例

7.2.2 QFN28 4*4 封装丝印

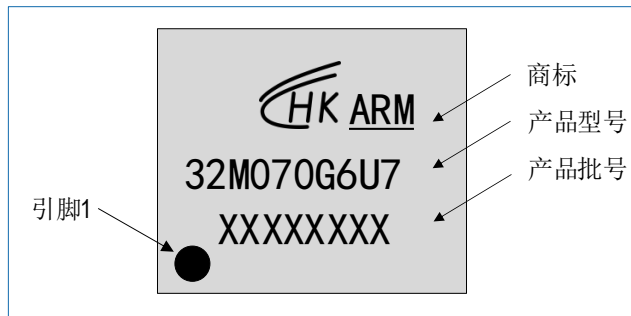


图 7-7 QFN28 HK32M070G6U7 丝印示例

7.2.3 TSSOP28 封装丝印



图 7-8 TSSOP28 HK32M070G6P7 丝印示例

7.2.4 TSSOP20 封装丝印



图 7-9 QFN20 HK32M070F6P7 丝印示例

7.2.5 QFN20 4*4 封装丝印

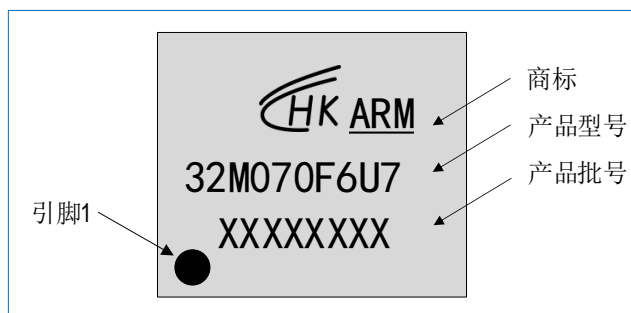


图 7-10 QFN20 HK32M070F6U7 丝印示例

8 订货信息

8.1 订货代码

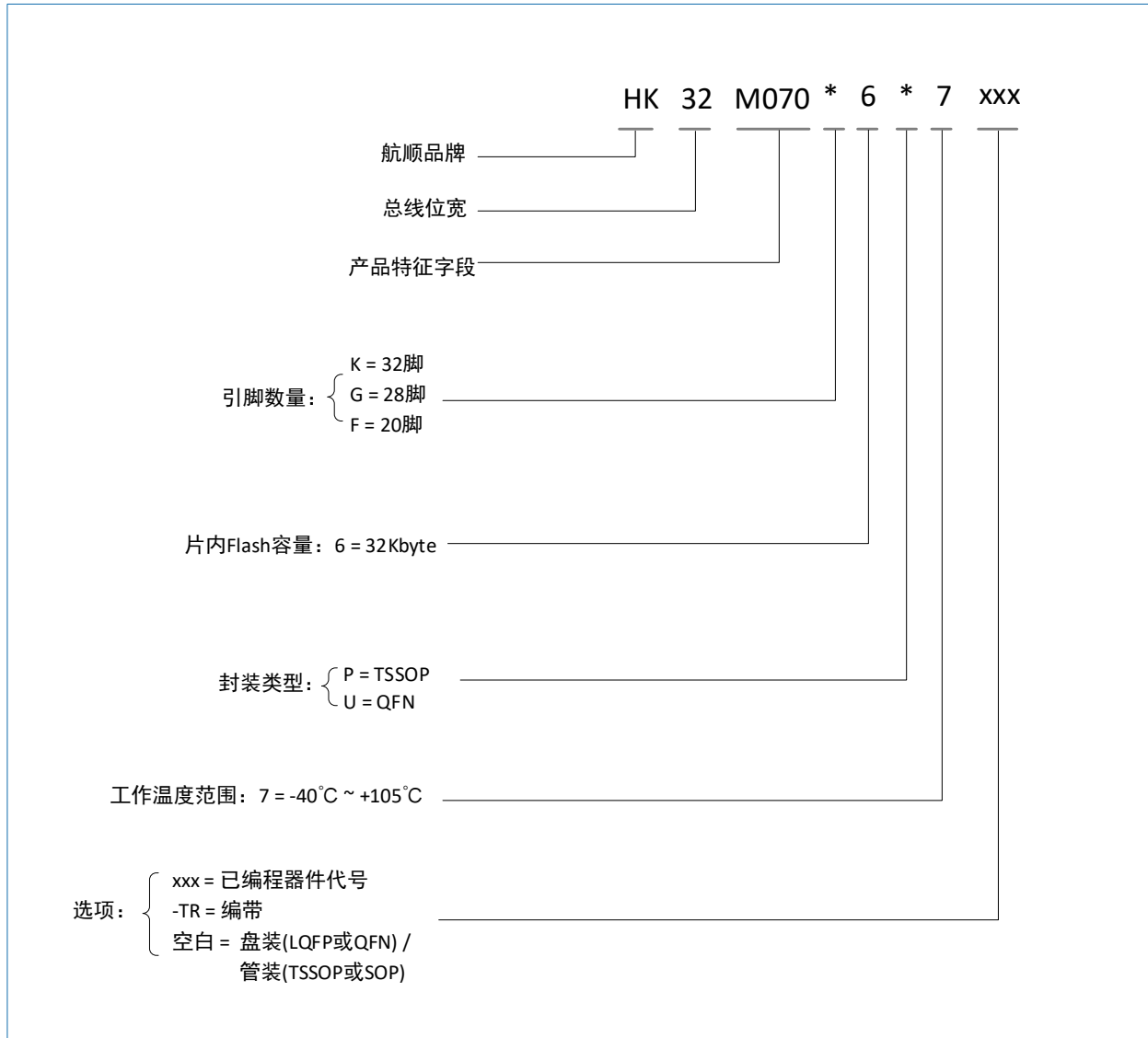


图 8-1 订货代码

8.2 订货包装

表 8-1 产品订货包装

封装	具体型号	包装	备注
QFN32	HK32M070K6U7	盘装	
QFN32	HK32M070K6U7-TR	编带	
QFN28	HK32M070G6U7	盘装	
QFN28	HK32M070G6U7-TR	编带	
TSSOP28	HK32M070G6P7	管装	

封装	具体型号	包装	备注
TSSOP28	HK32M070G6P7-TR	编带	
QFN20	HK32M070F6U7	盘装	
QFN20	HK32M070F6U7-TR	编带	
TSSOP20	HK32M070F6P7	管装	
TSSOP20	HK32M070F6P7-TR	编带	

9 缩略语与术语

9.1 缩略语

缩写	全称	中文描述
AHB	Advanced High-Performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	外围总线
GPIO	General Purpose Input Output	通用输入输出
HSI	High-Speed Internal (Clock Signal)	高速内部 (时钟信号)
IAP	In-Application Programming	在线应用编程
ICP	In Circuit Programing	在电路编程
LSI	Low-Speed Internal (Clock Signal)	低速内部 (时钟信号)
MCU	Microcontroller Unit	微控制单元
OBL	Option Byte Loader	选项字节装载机
SWD	Serial Wire Debug	内核集成的调试口，它是基于 SWD 协议的 2 线调试接口。

9.2 术语

名称	中文描述
Byte	字节，8 位数据长度。
Half word	半字，16 位的数据或指令长度。
Option byte	选项字节，保存在Flash 中的MCU 配置字节。
Word	字，32 位的数据或指令长度。

10 重要提示



航顺芯片和其他航顺商标均为深圳市航顺芯片技术研发有限公司的商标。本文档提及的其他商标或注册商标，由各自的所有人持有。

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部分。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信
息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权©深圳市航顺芯片技术研发有限公司 2015-2025

深圳市航顺芯片技术研发有限公司

网址：www.hsxp-hk.com